

Generator-based design for ultra-low-power mixed-signal circuits

Work on the implementation of the structured, automated Expert Design Plan (EDP) methodology for automated circuit design, simulation and optimisation, as well as for the application of Intelligent IP (IIP). Photograph: IMMS.

Motivation and overview

Ultra-low-power circuits enable energy-autonomous microsystems

Ultra-low-power (ULP) circuits are a key prerequisite for energy-efficient and energy-autonomous microsystems such as battery-free RFID sensors. These systems are particularly attractive for IoT applications, especially where maintenance-free sensors are required for ecological or cost-related reasons, for example in industrial environments. Designing such ULP circuits is inherently challenging because functionality, accuracy, robustness, and energy consumption are tightly coupled at circuit level. System design becomes even more complex when these circuits are used in systems powered by energy harvesting. In such cases, energy is not continuously available from a stable regulated supply independent of the operating state. Instead, the supply voltage itself may become a dynamic signal that depends on harvested energy, the circuit's load behaviour, and the operating sequence of the overall system.

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

Dynamic supply voltage with multiple dependencies requires design iterations

This coupling is particularly evident in passive RFID systems: the transponder harvests its energy from the electromagnetic field of the reader. As a result, distance, coupling, communication state, and instantaneous energy demand all directly affect the available supply. At the same time, the power consumption of the integrated circuits determines whether the system operates stably and what communication range can be achieved. This creates strong interdependencies between system-level, circuit design, and power supply. As a consequence, conventional strictly hierarchical design approaches reach their limits. Instead, the development process requires numerous iterations along the V-model: an initial system concept is followed by circuit design, then mixed-signal simulations, whose results may in turn necessitate modifications to the system concept. In energy-autonomous ULP systems, these loops are particularly pronounced because energy consumption, supply behaviour, and system functionality are directly interlinked. For passive RFID sensor transponders, for example, the achievable range depends directly on the power demand of the integrated circuits. Early modelling and simulation of energy behaviour are therefore crucial to ensuring the required system properties already before fabrication.

Conventional design restricts the number of necessary iterations

Conventional design flows provide only limited support for such iterative processes because many steps still have to be carried out manually and are therefore time-consuming. This limits the number of possible iterations and makes systematic parameter studies or optimisations more difficult. Generator-based design approaches address this challenge by formalising and automating the design process itself. They translate expert knowledge into executable design flows, enabling fast and reproducible generation and adaptation of circuits. The goal is to significantly accelerate iteration cycles within the V-model and thereby enable broader design-space exploration and more robust system designs.

Generator methods for more efficient iterations in circuit design

In the BMFTR collaborative project HoLoDEC, such approaches were developed and practically evaluated together with partners from industry and research. IMMS investigated them using an ultra-low-power RFID sensor transponder with an integrated

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

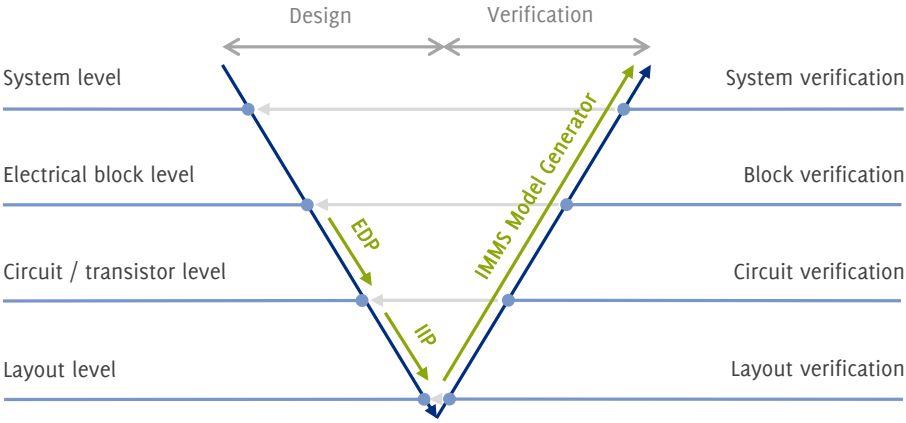


Figure 1: Integration of generator-based implementation approaches and automated energy behaviour models into a V-model-oriented design flow. Graphic: IMMS.

analog front-end (AFE) as an example. The institute employed two key generator approaches from the project consortium: the Expert Design Plan (EDP) methodology, contributed by Reutlingen University and jointly extended and adapted with IMMS for new ULP circuits; and the Intelligent IP (IIP) methodology, developed by Fraunhofer IIS/EAS in Dresden and likewise advanced together with the partners to meet the requirements of the specific mixed-signal design. IMMS thus acted both as a user of these generator approaches and as an active development partner. In addition, the institute developed its own methods for energy behaviour modelling to efficiently support the transition from system-level to implementation as well as the feedback loop through verification methods. Within the project, procedural top-down approaches for implementation were combined with bottom-up-oriented verification methods along a V-model-based design flow as depicted in Figure 1.

Solution in detail – IMMS contribution

Development of the design strategy based on a passive ULP front-end

The core of IMMS's work was the development of an ultra-low-power analog front-end for reading resistive sensors used to measure electrical resistance changes caused, for example, by variations in temperature, pressure, or humidity in a passive RFID

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

transponder. The aim was fully battery-free operation, with the transponder harvesting all of its energy exclusively from the electromagnetic field of a reader. The AFE therefore had to capture sensor signals reliably while operating with extremely low power consumption. IMMS first developed a conventional circuit topology for the AFE to satisfy the functional requirements and strict energy constraints. Based on this, the team gradually transferred the design into generator-based methods. The goal was to systematically capture and preserve the underlying design strategy and make it reusable for future applications. The circuit design thus served not only as a demonstrator for a specific application, but also as a practical test case for the methods developed in the project.

Adapting the EDP methodology to new ULP circuits

A major focus was the application of the EDP methodology developed by Reutlingen University. Together with the project partner, IMMS adapted this methodology to the requirements of new ULP circuits and applied it to key blocks of the RFID sensor front-end. Therefore, IMMS abstracted the design flow of an operational-amplifier-based switched-capacitor amplifier in the form of an executable generator. This included automatic schematic generation, initial sizing based on given specifications, followed by simulation and iterative optimisation. The EDP approach thus transformed expert knowledge into parameterisable scripts that communicated with the Cadence design environment and supported key steps of the analog design process.

In doing so, IMMS deliberately integrated gm/Id-based design methods to efficiently determine and systematically adjust transistor operating points. These methods exploit the direct relationship between a transistor's desired gain or bandwidth behaviour and the required current consumption to achieve current efficiency, simplicity, scalability, and consistency/transferability. The initial sizing took into account specifications such as gain, sampling rate, input and output voltage swing, accuracy, and linearity. Additional constraints such as minimum and maximum transistor dimensions and area limitations were also considered. The resulting sizing parameters were then back-annotated into the schematic and verified by simulation.

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

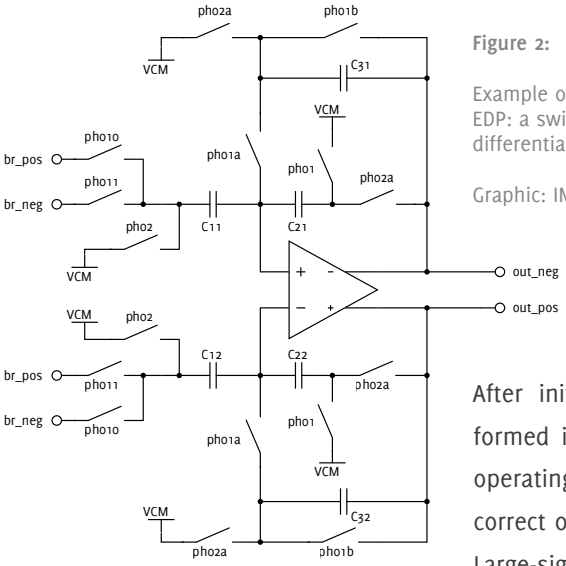


Figure 2:

Example of a circuit topology addressed by EDP: a switched-capacitor amplifier with a fully differential operational amplifier.

Graphic: IMMS.

After initial sizing, the generator performed iterative optimisation. First, DC operating points were analysed and incorrect operating points were identified. Large-signal operating points were corrected by adjusting transconductance efficiency (gm/Id) or the gate-source voltage; small-signal parameters were adjusted, among other means, by varying transistor lengths and gm/Id values. This was followed by stability and AC analyses to assess figures such as phase margin, loop gain, and bandwidth. In addition, transient behaviour was examined, including step response and slew rate. The results showed that the generator-based circuits reliably met the required specifications. For the operational amplifier, the amplitude response, phase response, and step response of the EDP-generated design were comparable to the manually developed reference design. In some parameters, such as bandwidth, the generator even achieved slightly better values. For the entire switched-capacitor amplifier, the EDP execution time was around ten minutes. The project thus demonstrated that future circuits with the same or similar topology can be generated much faster and adapted more efficiently to changed requirements.

Adapting the Intelligent IP methodology for automated layout generation

In addition, IMMS worked with the Intelligent IP (IIP) methodology developed by Fraunhofer IIS/EAS in Dresden. The IIP methodology provides generators for frequently used transistor structures such as current mirrors or differential pairs,

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

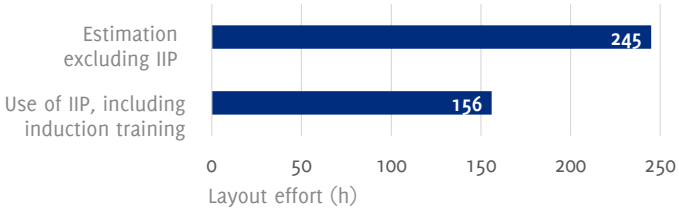


Figure 3: Statistics on the required layout effort with and without the use of IIP indicate a time saving of approximately 36%. Graphic: IMMS.

enabling flexible and consistent generation of the symbol, schematic, and layout of these blocks based on parameterised inputs. Together with the project partner, this methodology was adapted and used for automated layout generation in the specific application case. As part of this work, IMMS and Fraunhofer IIS/EAS jointly developed an IIP for a capacitor array, supporting the automated physical implementation of a key analog circuit component. In this way, the IIP tools supported the physical realisation of the previously developed circuits and complemented the EDP-based approaches at layout level. Together, they resulted in a more continuous design flow that addressed not only sizing and schematic generation, but also steps of the physical implementation.

Method for automated energy behaviour modelling of mixed-signal circuits

Another major contribution of IMMS was the development of a method for automated energy behaviour modelling of mixed-signal circuits. The goal was to evaluate energy consumption already at an early system-design stage without having to perform time-consuming transistor-level simulations. This approach complemented the top-down-oriented generators as a bottom-up-oriented verification method. ULP circuits pose particular challenges for modelling. They typically exhibit very different current ranges: extremely small currents in standby mode, whereas substantially higher currents may flow during a measurement. For the energy balance, moreover, not only the instantaneous current value is relevant, but also its integral over time. Errors in long-duration operating states can therefore have significant effects on the overall validity of the model. In addition, digital control signals such as enable or start-of-conversion signals strongly affect current consumption, making the relationship between inputs, states, and current draw highly nonlinear.

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

To address this, IMMS developed a methodological workflow comprising automatic generation of suitable testbenches, validation of the resulting data sets, and subsequent model generation. For data generation, the team used reduced and robust sampling methods such as Latin Hypercube Sampling to cover the input space efficiently and as uniformly as possible. This made it possible to improve the training data set in a targeted manner without letting the simulation effort grow uncontrollably. For the actual model generation, IMMS evaluated various regression approaches and ultimately employed linear decision trees. These combine the ability of classical decision trees to represent discrete control states with linear or polynomial regression functions in the individual leaves. This made them especially suitable for mixed-signal circuits in which continuous quantities such as supply voltage, temperature, or reference voltage jointly determine energy consumption together with discrete logic signals. The resulting energy models enabled realistic system-level estimation of current consumption and thereby supported early verification of the overall system. This was particularly relevant for the RFID demonstrator, because its range depends directly on the available and consumed energy. As a result, design decisions concerning topology, system architecture, and operating strategy could be evaluated earlier and more systematically.

Demonstrator implementation

The developed methods were ultimately brought together in a demonstrator. IMMS implemented two integrated circuits in X-FAB CMOS technology XT018 with a 180 nm feature size. The test chip D1038A contained the analog front-end and an I^2C interface and served for detailed laboratory characterisation of the front-end. The second chip, D1036A, integrated the analog front-end into a complete RFID transponder and was intended for demonstrator investigations under realistic operating conditions. Initial characterisation measurements have since confirmed that the fabricated chips largely achieve the targeted properties. The results on applying the EDP methodology to the ultra-low-power sensor front-end were presented and published in 2025 at the international SMACD conference.

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

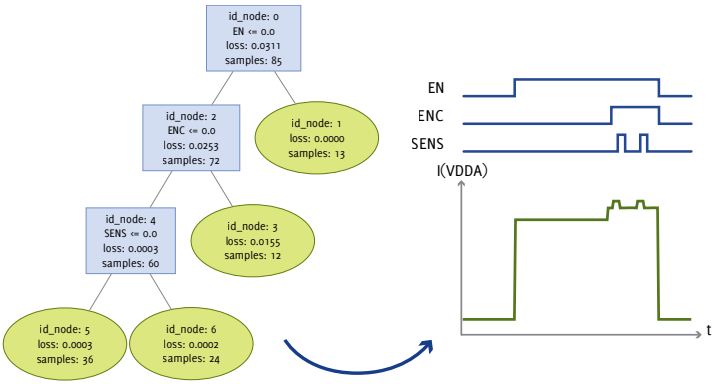


Figure 4:

Example of a linear decision tree for energy behaviour modelling. Regression models for current consumption are located in the leaves.

Graphic: IMMS.

Summary and Outlook

The work carried out in the project demonstrated that generator-based design approaches have considerable potential for the development of ultra-low-power mixed-signal circuits. In particular, the EDP methodology, adapted jointly with Reutlingen University, made it possible to structure, automate, and preserve complex design processes for long-term reuse. At the same time, the practical application showed that the creation of such generators still requires substantial initial effort. Further improvements in the methodology, tool support, and usability are therefore necessary to establish the approach more broadly in industrial and scientific development processes.

The IIP methodology used and adapted together with Fraunhofer IIS/EAS in Dresden made an important contribution to the automation of physical design within the project. It offers significant potential to further accelerate layout steps and to link them more closely with schematic- and specification-driven design flows. In the future, this can help make the transition from architectural decisions to physical implementation even more consistent and faster.

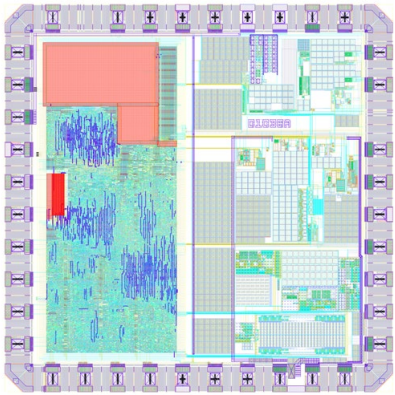


Figure 5: Layout of the complete RFID transponder IC with integrated analog front-end for demonstrator investigations. Graphic: IMMS.

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

The developed energy behaviour models also open up new possibilities for the early verification and optimisation of energy-efficient systems. They make it possible to test system concepts more quickly against realistic energy assumptions and thus to move through iterations within the V-model more efficiently. A future focus will be on further generalising the models, improving their integration into generator-based workflows, and validating their applicability on additional circuits.

With the fabrication of the demonstrator chips, a decisive project milestone has been completed. The subsequent characterisation of the circuits and their integration into system-level tests form the basis for further evaluation and improvement of the developed approaches. In the long term, the results will help establish generator-based methods in analog and mixed-signal circuit design and significantly accelerate the development of energy-autonomous microsystems.

Contact person: Martin Grabmann, M.Sc., martin.grabmann@imms.de

Reference:

Application of the Expert Design Plan Methodology on an Ultra-Low-Power Sensor Frontend. Lorenz Renner. Ralf Sommer. Yannick Uhlmann. *2025 21th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD), July 7-10, 2025, Istanbul, Turkiye, pp. 1-4,* **DOI: doi.org/10.1109/SMACD65553.2025.11092185**

Reproduction and publication only with express permission of IMMS GmbH.

With funding from the:

Federal Ministry of Research, Technology and Space

The **HoLoDEC** project on which this report is based was funded by the German Federal Ministry of Research, Technology and Space (BMFTR) under the reference **16ME0703**. The author is responsible for the content of this publication.

www.imms.de/holodec

© IMMS GmbH. All rights reserved.



Generatorbasierter Entwurf für Ultra-Low-Power-Mixed-Signal-Schaltungen

Arbeiten für die Implementierung der strukturierten, automatisierten Methodik Expert Design Plan (EDP) zur automatisierten Schaltungsauslegung, Simulation und Optimierung sowie zur Anwendung von Intelligent IP (IIP). Foto: IMMS.

Motivation und Überblick

Ultra-Low-Power-Schaltungen ermöglichen energieautarke Mikrosysteme

Ultra-Low-Power-(ULP-)Schaltungen sind eine zentrale Voraussetzung für energieeffiziente und energieautarke Mikrosysteme wie batterielose RFID-Sensoren. Diese sind beispielsweise für IoT-Anwendungen interessant, insbesondere wo aus ökologischen oder Kostengründen wartungsfreie Sensoren benötigt werden wie etwa im industriellen Umfeld. Der Entwurf solcher ULP-Schaltungen ist grundsätzlich anspruchsvoll, weil Funktion, Genauigkeit, Robustheit und Energieverbrauch auf Schaltungsebene eng miteinander verknüpft sind. Besonders komplex wird der Systementwurf, wenn solche Schaltungen in Systemen eingesetzt werden, die ihre Versorgung aus Energy Harvesting gewinnen. In diesen Fällen steht die Energie nicht wie bei einer stabil geregelten Versorgung dauerhaft und unabhängig vom Betriebszustand zur Verfügung. Vielmehr kann die Versorgungsspannung selbst zu einem dynamischen Signal werden, das vom Energieeintrag, vom Lastverhalten der Schaltung und vom Betriebsablauf des Gesamtsystems abhängt.

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

Dynamische Versorgungsspannung mit multiplen Abhängigkeiten erfordert Iterationen im Entwurf

Bei passiven RFID-Systemen zeigt sich diese Kopplung besonders deutlich: Der Transponder gewinnt seine Energie aus dem elektromagnetischen Feld des Readers. Damit beeinflussen Abstand, Kopplung, Kommunikationszustand und momentaner Energiebedarf unmittelbar die verfügbare Versorgung. Gleichzeitig bestimmt der Energieverbrauch der integrierten Schaltungen, ob das System stabil arbeitet und welche Reichweite erzielt werden kann. Dadurch entstehen enge Wechselwirkungen zwischen Systemebene, Schaltungsentwurf und Energieversorgung.

Diese Kopplung führt dazu, dass klassische, streng hierarchische Entwurfsansätze an ihre Grenzen stoßen. Stattdessen erfordert der Entwicklungsprozess zahlreiche Iterationen entlang des V-Modells: Auf ein initiales Systemkonzept folgt der Schaltungsentwurf, anschließend Mixed-Signal-Simulationen, deren Ergebnisse wiederum Anpassungen am Systemkonzept notwendig machen. Gerade bei energieautarken ULP-Systemen sind diese Schleifen besonders ausgeprägt, da Energieverbrauch, Versorgungsverhalten und Systemfunktionalität direkt miteinander verknüpft sind. Für passive RFID-Sensortransponder hängt beispielsweise die realisierbare Reichweite unmittelbar vom Energiebedarf der integrierten Schaltungen ab. Eine frühe Modellierung und Simulation des Energieverhaltens ist deshalb entscheidend, um die geforderten Systemeigenschaften bereits vor der Fertigung abzusichern.

Klassischer Entwurf beschränkt notwendige Iterationen

Konventionelle Entwurfsprozesse unterstützen solche iterativen Abläufe jedoch nur unzureichend, da viele Schritte manuell durchgeführt werden müssen und entsprechend zeitaufwendig sind. Dies begrenzt die Anzahl möglicher Iterationen und erschwert systematische Parameterstudien oder Optimierungen. Generatorbasierte Entwurfsansätze adressieren diese Herausforderung, indem sie den Entwurfsprozess selbst formalisieren und automatisieren. Sie überführen Expertenwissen in ausführbare Designabläufe und ermöglichen damit eine schnelle, reproduzierbare Generierung und Anpassung von Schaltungen. Ziel ist es, die Iterationszyklen im V-Modell deutlich zu beschleunigen und so umfangreichere Designraumexplorationen sowie robustere Systemauslegungen zu ermöglichen.

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

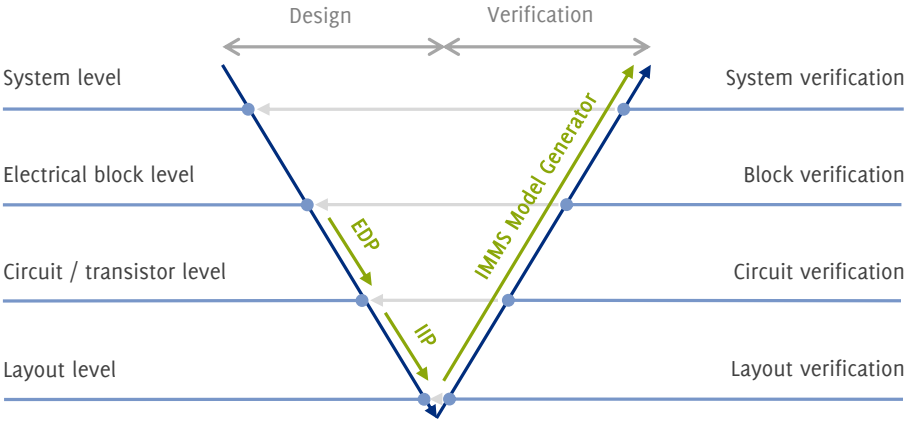


Abbildung 1: Einordnung generatorbasierter Implementierungsansätze und automatisierter Energie-Verhaltensmodelle in einen V-Modell-orientierten Entwurfsablauf. Grafik: IMMS.

Generator-Methoden für effizientere Iterationen im Schaltungsentwurf

Im BMFTR-Verbundprojekt HoLoDEC wurden solche Ansätze gemeinsam mit Partnern aus Industrie und Forschung entwickelt und praktisch erprobt. Das IMMS untersuchte sie am Beispiel eines Ultra-Low-Power-RFID-Sensortransponders mit integriertem Analog-Frontend (AFE). Dabei nutzte das Institut zwei zentrale Generatoransätze aus dem Projektverbund: Die Expert-Design-Plan-(EDP-)Methodik wurde von der Hochschule Reutlingen eingebracht und gemeinsam mit dem IMMS für neue ULP-Schaltungen erweitert und angepasst. Die Intelligent-IP-(IIP-)Methodik stammte vom Fraunhofer IIS/EAS in Dresden und wurde ebenfalls gemeinsam mit den Partnern für die Anforderungen des konkreten Mixed-Signal-Entwurfs weiterentwickelt.

www.imms.de/holodec

Das IMMS trat damit sowohl als Anwender dieser Generatoransätze als auch als aktiver Entwicklungspartner auf. Ergänzend entwickelte das Institut eigene Methoden zur Energie-Verhaltensmodellierung, um den Übergang von der Systemebene zur Implementierung sowie die Rückkopplung über Verifikationsmethoden effizient zu unterstützen. Im Projekt wurden prozedurale Top-down-Ansätze für die Implementierung mit Bottom-up-orientierten Verifikationsmethoden entlang eines V-Modell-basierten Designflows verbunden, vgl. Abbildung 1.

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

Erarbeitung der Designstrategie auf Basis eines passiven ULP-Frontends

Im Mittelpunkt der Arbeiten des IMMS stand die Entwicklung eines Ultra-Low-Power-Analog-Frontends (AFE) zum Auslesen resistiver Sensoren für die Messung des elektrischen Widerstandes aufgrund von etwa Temperatur-, Druck- oder Feuchtigkeitsänderungen in einem passiven RFID-Transponder. Ziel war ein vollständig batterieloser Betrieb, bei dem der Transponder seine Energie ausschließlich aus dem elektromagnetischen Feld eines Readers gewinnt. Das AFE musste daher nicht nur die Sensorsignale zuverlässig erfassen, sondern vor allem mit extrem geringer Leistungsaufnahme arbeiten.

Das IMMS entwickelte zunächst eine klassische Schaltungstopologie für das AFE, um die funktionalen Anforderungen und die strengen Energiegrenzen zuverlässig zu erfüllen. Auf dieser Basis überführte das Team den Entwurf schrittweise in generatorbasierte Methoden. Ziel war es, die zugrundeliegende Designstrategie systematisch zu erfassen, zu konservieren und für zukünftige Anwendungen wiederverwendbar zu machen. Damit diente der Schaltungsentwurf nicht nur als Demonstrator für eine konkrete Anwendung, sondern zugleich als Praxistest für die im Projekt entwickelten Methoden.

Anpassung der EDP-Methodik an neue ULP-Schaltungen

Einen wesentlichen Schwerpunkt bildete der Einsatz der EDP-Methodik der Hochschule Reutlingen. Gemeinsam mit dem Projektpartner passte das IMMS diese Methodik an die Anforderungen neuer ULP-Schaltungen an und setzte sie für zentrale Blöcke des RFID-Sensor-Frontends ein. Das IMMS abstrahierte dafür den Entwurfsablauf eines operationsverstärkerbasierten Switched-Capacitor-Verstärkers in Form eines ausführbaren Generators. Dieser umfasste die automatische Schaltplanerzeugung, die initiale Dimensionierung auf Basis vorgegebener Spezifikationen sowie die anschließende Simulation und iterative Optimierung. Der EDP-Ansatz wandelte damit Expertenwissen in parametrisierbare Skripte um, die mit der Cadence-Entwurfsumgebung kommunizierten und wesentliche Schritte des analogen Entwurfsprozesses unterstützten.

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

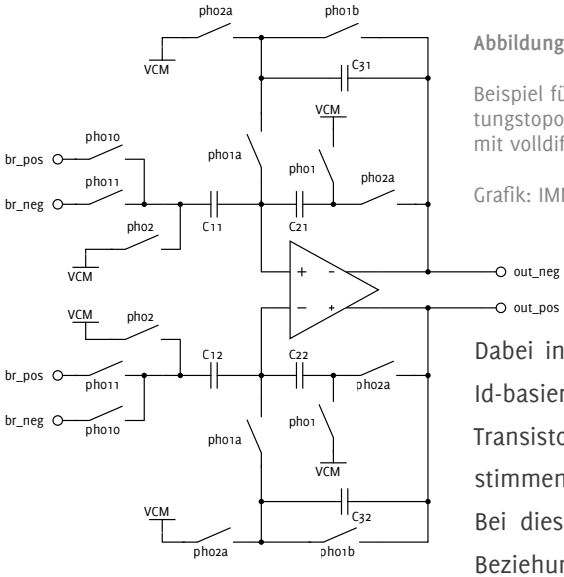


Abbildung 2:

Beispiel für eine mit EDP adressierte Schaltungstopologie: Switched-Capacitor-Verstärker mit volldifferentiellem Operationsverstärker.

Grafik: IMMS.

Dabei integrierte das IMMS gezielt gm/Id-basierte Entwurfsmethoden, um die Transistorarbeitspunkte effizient zu bestimmen und systematisch anzupassen. Bei diesen Methoden wird die direkte Beziehung zwischen dem gewünschten Verstärkungs- bzw. Bandbreitenverhalten eines Transistors und dem benötigten Stromverbrauch genutzt, um Stromeffizienz, Einfachheit, Skalierbarkeit und Konsistenz/Übertragbarkeit zu erreichen. Die initiale Dimensionierung berücksichtigte Spezifikationen wie Verstärkung, Abtastrate, Ein- und Ausgangsspannungshub, Genauigkeit und Linearität. Zusätzlich flossen Randbedingungen wie minimale und maximale Transistorabmessungen sowie Flächenbeschränkungen ein. Die Dimensionierungsparameter wurden anschließend in den Schaltplan zurückannotiert und simulativ überprüft.

Nach der Initialdimensionierung führte der Generator eine iterative Optimierung durch. Dazu wurden zunächst die DC-Arbeitspunkte analysiert und fehlerhafte Arbeitspunkte identifiziert. Großsignal-Arbeitspunkte wurden durch Anpassungen der Transkonduktanz-Effizienz gm/Id oder der Gate-Source-Spannung korrigiert; Kleinsignalparameter wurden unter anderem durch Variation von Transistorlängen und gm/Id-Werten angepasst. Anschließend folgten Stabilitäts- und AC-Analysen, um Kenngrößen wie Phasenreserve, Schleifenverstärkung und Bandbreite zu bewerten. Ergänzend wurde das transiente Verhalten untersucht, etwa die Sprungantwort und die Slew Rate.

Die Ergebnisse zeigten, dass die generatorbasiert erzeugten Schaltungen die geforderten Spezifikationen zuverlässig erfüllten. Beim Operationsverstärker waren Amplituden- und Phasenverlauf sowie die Sprungantwort des EDP-generierten Entwurfs

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

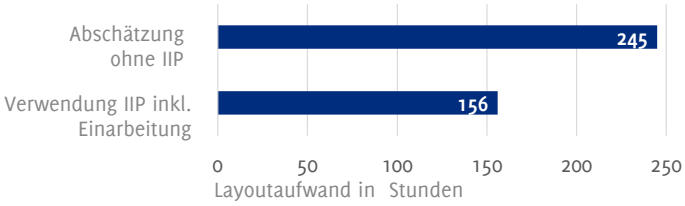


Abbildung 3: Die Statistik zum benötigten Layoutaufwand mit und ohne Verwendung von IIP zeigt eine Zeitersparnis von ca. 36% Grafik: IMMS.

mit dem manuell entwickelten Referenzdesign vergleichbar. In einzelnen Parametern, etwa der Bandbreite, erreichte der Generator sogar leicht bessere Werte. Für den gesamten Switched-Capacitor-Verstärker betrug die Ausführungszeit des EDP etwa zehn Minuten. Damit zeigte das Projekt, dass sich künftige Schaltungen mit gleicher oder ähnlicher Topologie deutlich schneller erzeugen und an geänderte Anforderungen anpassen lassen.

Anpassung der Intelligent-IP-Methodik für die automatisierte Layoutgenerierung

Ergänzend arbeitete das IMMS mit der Intelligent-IP-Methodik des Fraunhofer IIS/EAS in Dresden. Die IIP-Methodik stellt Generatoren für häufig verwendete Transistorstrukturen wie Stromspiegel oder Differenzpaare bereit, bei denen über parametrisierbare Eingaben Symbol, Schaltplan (Schematic) und Layout dieser Blöcke flexibel und konsistent erzeugt werden. Gemeinsam mit dem Projektpartner wurde diese Methodik für die automatisierte Layoutgenerierung im konkreten Anwendungsfall angepasst und eingesetzt. Im Rahmen dieser Arbeiten entwickelten das IMMS und Fraunhofer IIS/EAS gemeinsam ein IIP für ein Kapazitätsarray, das die automatisierte physikalische Umsetzung eines zentralen analogen Schaltungsbestandteils unterstützte. Die IIP-Werkzeuge unterstützten damit die physikalische Umsetzung der zuvor entwickelten Schaltungen und ergänzten die EDP-basierten Ansätze auf Layout-Ebene. Im Zusammenspiel entstand ein durchgängigerer Entwurfsablauf, der nicht nur die Dimensionierung und Schaltplanerzeugung, sondern auch Schritte der physischen Implementierung adressiert.

Verfahren zur automatisierten Energie-Verhaltensmodellierung für Mixed-Signal-Schaltungen

Ein weiterer wesentlicher Beitrag des IMMS war die Entwicklung eines Verfahrens zur automatisierten Energie-Verhaltensmodellierung für Mixed-Signal-Schaltungen. Ziel war es, den Energieverbrauch bereits frühzeitig auf Systemebene bewerten zu

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

können, ohne zeitintensive Simulationen auf Transistorebene durchführen zu müssen. Dieser Ansatz ergänzte die top-down-orientierten Generatoren als bottom-up-orientierte Verifikationsmethode.

Gerade ULP-Schaltungen stellten die Modellierung vor besondere Herausforderungen. Sie weisen typischerweise sehr unterschiedliche Strombereiche auf: Im Standby-Modus fließen extrem kleine Ströme, wogegen während einer Messung deutlich höhere Ströme auftreten können. Für die Energiebilanz ist zudem nicht nur der Momentanwert relevant, sondern das Integral über die Zeit. Fehler in lange anliegenden Betriebszuständen können daher erhebliche Auswirkungen auf die Gesamtaussage des Modells haben. Außerdem beeinflussen digitale Steuersignale wie Enable- oder Start-of-Conversion-Signale den Stromverbrauch stark, sodass der Zusammenhang zwischen Eingängen, Zuständen und Stromaufnahme hochgradig nichtlinear ist.

Das IMMS entwickelte hierzu einen methodischen Workflow, der die automatische Generierung geeigneter Testbenches, die Validierung der entstehenden Datensätze sowie die anschließende Modellbildung umfasste. Für die Datengenerierung setzte das Team unter anderem reduzierte und robuste Stichprobenmethoden wie Latin Hypercube Sampling ein, um den Eingangsraum effizient und möglichst gleichmäßig abzudecken. Dadurch konnte der Trainingsdatensatz gezielt verbessert werden, ohne den Simulationsaufwand unkontrolliert anwachsen zu lassen.

Für die eigentliche Modellbildung evaluierte das IMMS verschiedene Regressionsansätze und setzte schließlich lineare Entscheidungsbäume ein. Diese kombinierten die Fähigkeit klassischer Entscheidungsbäume, diskrete Steuerzustände abzubilden, mit linearen oder polynomialen Regressionsfunktionen in den einzelnen Blättern. Dadurch eigneten sie sich besonders für Mixed-Signal-Schaltungen, bei denen kontinuierliche Größen wie Versorgungsspannung, Temperatur oder Referenzspannung gemeinsam mit diskreten Logiksignalen den Energieverbrauch bestimmen.

Die entwickelten Energie-Modelle ermöglichten eine realistische Abschätzung des Stromverbrauchs auf Systemebene und unterstützten damit die frühe Verifikation des Gesamtsystems. Für den RFID-Demonstrator war das besonders relevant, weil seine Reichweite direkt von der verfügbaren und verbrauchten Energie abhängt. Damit konnten Designentscheidungen hinsichtlich Topologie, Systemarchitektur und Betriebsstrategie früher und systematischer bewertet werden.

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

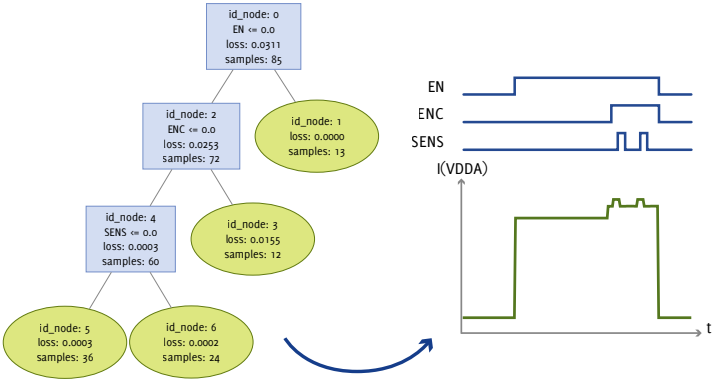


Abbildung 4:
Beispiel eines linearen Entscheidungsbaums zur Energie-Verhaltensmodellierung. An den Blättern befinden sich Regressionsmodelle zur Abbildung des Stromverbrauchs.

Grafik: IMMS.

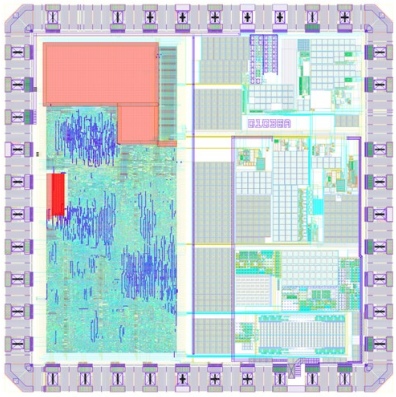
Die entwickelten Methoden wurden schließlich im Rahmen eines Demonstrators zusammengeführt. Das IMMS realisierte dazu zwei integrierte Schaltungen in der X-FAB-CMOS-Technologie XT018 mit 180 nm Strukturgröße: Der Testchip D1038A enthielt das Analog-Frontend sowie eine I²C-Schnittstelle und diente der detaillierten Laborcharakterisierung des Frontends. Der zweite Chip, D1036A, integrierte das Analog-Fronted in einen vollständigen RFID-Transponder und war für Demonstratoruntersuchungen unter realen Einsatzbedingungen vorgesehen. Erste Charakterisierungsmessungen bestätigten inzwischen, dass die gefertigten Chips die angestrebten Eigenschaften im Wesentlichen erreichen.

Die Ergebnisse zur Anwendung der EDP-Methodik auf das Ultra-Low-Power-Sensorfrontend wurden 2025 auf der internationalen Konferenz SMACD vorgestellt und veröffentlicht.

Zusammenfassung und Ausblick

Die Arbeiten im Projekt zeigten, dass generatorbasierte Entwurfsansätze ein hohes Potenzial für die Entwicklung von Ultra-Low-Power-Mixed-Signal-Schaltungen besitzen. Insbesondere die gemeinsam mit der Hochschule Reutlingen angepasste EDP-Methodik ermöglichte es, komplexe Entwurfsprozesse zu strukturieren, zu automatisieren und langfristig wiederverwendbar zu machen. Gleichzeitig zeigte die praktische

Abbildung 5:
Layout des vollständigen RFID-Transponder-ICs mit integriertem Analogfrontend für Demonstratoruntersuchungen.Grafik: IMMS.



© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.

Anwendung, dass die Erstellung solcher Generatoren weiterhin einen hohen initialen Aufwand erfordert. Weitere Verbesserungen der Methodik, der Werkzeugunterstützung und der Bedienbarkeit bleiben daher notwendig, um den Ansatz breiter in industriellen und wissenschaftlichen Entwicklungsprozessen zu verankern.

Die gemeinsam mit dem Fraunhofer IIS/EAS in Dresden eingesetzte und angepasste IIP-Methodik leistete im Projekt einen wichtigen Beitrag zur Automatisierung des physikalischen Entwurfs. Sie bietet großes Potenzial, Layoutschritte weiter zu beschleunigen und stärker mit schaltplan- und spezifikationsgetriebenen Entwurfsabläufen zu verknüpfen. Damit kann sie künftig dazu beitragen, den Übergang von der Architekturentscheidung bis zur physikalischen Implementierung noch konsistenter und schneller zu gestalten.

Auch die entwickelten Energie-Verhaltensmodelle eröffnen neue Möglichkeiten für die frühzeitige Verifikation und Optimierung energieeffizienter Systeme. Sie erlauben es, Systemkonzepte schneller gegen realistische Energieannahmen zu prüfen und so Iterationen im V-Modell effizienter zu durchlaufen. Zukünftig liegt ein Schwerpunkt darauf, die Modelle weiter zu verallgemeinern, ihre Integration in generatorbasierte Workflows zu verbessern und ihre Anwendbarkeit an weiteren Schaltungen zu validieren.

Mit der Fertigung der Demonstratorchips wurde ein entscheidender Schritt abgeschlossen. Die anschließende Charakterisierung der Schaltungen und ihre Integration in Gesamtsystemtests bilden die Grundlage für die weitere Bewertung und Verbesserung der entwickelten Ansätze. Langfristig tragen die Ergebnisse dazu bei, generatorbasierte Methoden im analogen und im Mixed-Signal-Schaltungsentwurf zu etablieren und die Entwicklung energieautarker Mikrosysteme deutlich zu beschleunigen.

Kontakt: Martin Grabmann, M.Sc., martin.grabmann@imms.de

Gefördert durch:

Bundesministerium für Forschung, Technologie und Raumfahrt

Das diesem Bericht zugrunde liegende Vorhaben HoLoDEC wurde mit Mitteln des Bundesministeriums für Forschung, Technologie und Raumfahrt (BMFTR) unter dem Förderkennzeichen 16ME0703 gefördert. Die Verantwortung für den Inhalt dieser Veröffentlichung liegt bei der Autorin/beim Autor.

www.imms.de/holodec

Literatur:

Application of the Expert Design Plan Methodology on an Ultra-Low-Power Sensor Frontend. Lorenz Renner. Ralf Sommer. Yannick Uhlmann. *2025 21th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD), July 7-10, 2025, Istanbul, Turkiye, pp. 1-4,* **DOI: doi.org/10.1109/SMACD65553.2025.11092185**

© IMMS GmbH. Alle Rechte sind vorbehalten. Vervielfältigung und Veröffentlichung nur mit Genehmigung der IMMS GmbH.