



Testbench in hardware: AMS ASIC Scope for validation of AI-based simulation methods in chip design

Figure 1: AMS ASIC Scope with plug-in modules developed at IMMS. The analogue/mixed-signal test platform (AMS) for application-specific integrated circuits (ASICs) is the core of a novel validation environment that can generate and measure analogue and digital parameters. Photograph: IMMS.

Hardware testbench for chip design: introduction and overview

IMMS develops AI-based methods for the design of complex circuits

Microelectronic systems consisting of analogue and digital components record, amplify, digitise and transmit electrical, mechanical, optical, chemical or biological parameters. Thus, they enable a wide variety of applications, such as novel intelligent, autonomous production systems or sensor systems for in-vitro diagnostics. The design of such mixed-signal integrated circuits is becoming increasingly complex, as new applications require an increasing number or more precise analogue components to be combined on one chip. Design errors must be avoided as best as possible before a design is handed over to time-consuming and cost-intensive semiconductor production.

IMMS is therefore researching various methods for AI-based design and test automation to make the development process of integrated sensor systems more reliable and cost-effective. For example, with the help of AI, efficient simulation models are created that reproduce the behaviour of the circuit much better than with conventional methods and thus enable corrections and optimisations to the design before

[www.imms.de/
aidesigntest](http://www.imms.de/aidesigntest)

Annual Report

© IMMS 2022

production. With neural networks, for example, non-functional properties are integrated very effectively into existing behavioural models, which thus become part of the software-based simulation environment, the testbench. They already increase the confidence of the design very effectively.

Feedback from test to simulation: new platform for failure analysis and prevention

Despite all this, after chip fabrication, errors are found during testing and characterisation, whose causes are sometimes difficult to identify. This is because software-based simulation and hardware-based characterisation can usually only be combined manually at the moment. Reasons for this are incompatible data formats and high complexity of the real circuit behaviour, which can only be simulated with a lot of effort.

To be more effective in preventing design errors through simulation, the methods of simulation must be validated and optimised with regard to their applicability. For this purpose, IMMS has developed the AMS ASIC Scope. It is an analogue-mixed-signal test platform (AMS) for application-specific integrated circuits (ASIC). This is the core of a novel validation environment that can generate and measure analogue and digital signals. A modular approach enables a configuration tailored to the ASIC. With physical test structures, the measurement environment reflects the requirements and parameters of the simulative test bench from the design software. The new platform thus enables not only automated test sequences on real circuits, but also a combined specification of test cases and parameter variations, in other words a feedback loop between simulation and test. The results of these tests are comparable with simulation and test data from the design environment. They can therefore be used to validate and improve simulation models from the design. When weaknesses occur, the search for the cause is simplified because simulation data and measurement results are directly comparable.

Testbench in hardware for improvements in test and design

With the AMS ASIC Scope, simulations and tests from the design environment can be applied to real circuits for most test cases. The developed hardware implements this concept through a modular system with a main control unit for controlling different modular single boards for individual specific tasks. The system is intended to support the design of new ASICs in the future.

> *Integrated sensor systems*
 > *Distributed measurement + test systems*
 > *Mag6D nm direct drives*
 > *Contents*
 * *Funding*

www.imms.de/modtest

www.imms.de/asic

Annual Report

© IMMS 2022

The compatibility of simulation and real measurement that the test system brings provides great advantages in both test and design:

- Greatly simplified test development, since simulation stimuli can be reused
- Evaluation of models from development environment through direct comparability
- Identification of failures is simplified, deviations between simulation and test can be fed back into the design environment

> *Integrated sensor systems*
 > *Distributed measurement + test systems*
 > *Mag6D nm direct drives*
 > *Contents*
 * *Funding*

Requirements

To use learning algorithms with the AMS ASIC Scope in simulation and characterisation context, several requirements for data acquisition and storage are met. The data sets are acquired using the same conditions and stored in compatible formats. The measurement system and simulation environment thus have identical interfaces and data structures.

For comparable results between development and physical environment, the AMS ASIC Scope fulfils the following requirements:

- Generation and measurement of analogue voltages and currents
- Input and output of digital signals
- Reading and writing of data via digital communication protocols
- High timing accuracy
 - . Parallel sequence control / test-specific configuration of each module
 - . Module synchronisation
 - . No timing delays due to operating system
- Fast data connection between control unit and modules (>10 MBit/s)

www.imms.de/
modtest

Platform concept

To meet the requirements regarding circuit and simulation parameters, circuit-specific voltages and currents must be provided and signalling must be generated. The IC-specific functionality is represented by its output values. Depending on the test object, the values to be investigated can be output and measured digitally or analogue. For this purpose, IMMS has developed a flexibly configurable test platform with analogue and mixed-signal input and output functions (AMS).

The behaviour of the ASIC is evaluated simultaneously by stimulating it with input signals and observing its output signals. This measurement represents the

Annual Report
 © IMMS 2022

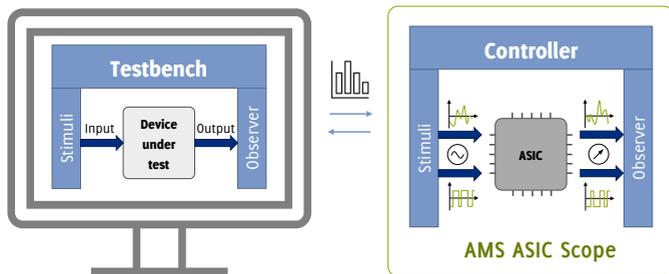


Figure 2:

Compatibility scheme between Testbench (left) and AMS ASIC Scope (right).

Diagram: IMMS.

equivalent of the behavioural description of a test bench. With this procedure, tests can be emulated in hardware comparable to simulation. To do this, it is necessary to stimulate a circuit with both analogue and digital signals.

The developed AMS ASIC Scope fulfils these functions through a modular approach. A configuration tailored to circuit and test is thus easy to realise. Modules of the measurement system are interchangeable and adaptable to the respective measurement requirements of an ASIC. Embedded in a plug-in desktop housing, the modules in Eurocard format can be mounted and secured easily. The components of the measuring system are controlled via a main module. It can be connected to a PC via a network cable to control the measurement system, see figure 2.

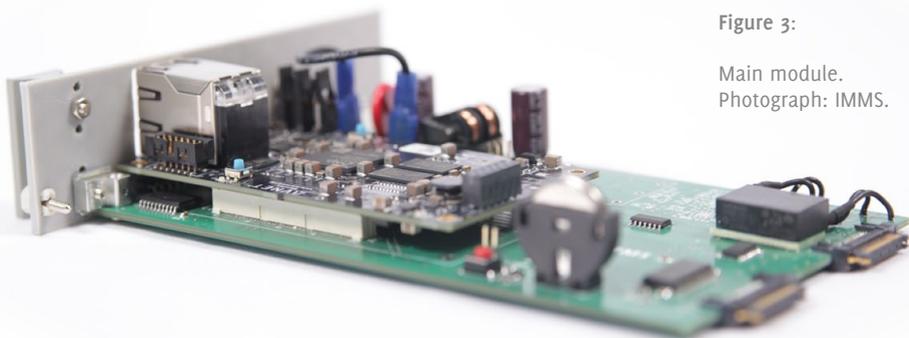
The electrical connection to the modules of the system is created via a passive backplane. This carrier board with connectors for the plug-in modules provides connections for data, signalling and power. All modules are operated with a fixed voltage of 24 V. Specific voltages for the circuitry of modules are generated locally for each module.

A parallel sequence control is realised by programmable logic devices (FPGAs) on the modules. These receive their module-specific measurement sequences from the main module and can be synchronised with each other via existing signals. After a measurement run, the results are read back from the main module. Each module is therefore customisable for a specific measurement task. The following module implementations are possible for this purpose:

- Digital signal generator and logic analyser
- Analogue voltage generator / logger
- Oscilloscope functionality
- AWG (arbitrary waveform generator)
- Power supply with high-dynamic current measurement function
- Source measurement functionality

Figure 3:

Main module.
Photograph: IMMS.



Platform components

Main module

This module is a fixed component and the central element for powering and controlling the measuring system.

A computing unit provides an interface to control components of the measurement platform and is used to create individual measurement sequences for the functional modules to perform a test. During a test, the main module is responsible for the time synchronisation of the modules. Results are then collected from modules and processed.

The power supply of the AMS ASIC Scope is realised with a 24 V DC power supply unit via a connection on the main module. Filters and fuses on the main module serve as protection to prevent damage to other system components in the event of reverse polarity, short circuits and other disturbances.

A system on module (SOM) in the form of a ZYNQ controller, which combines FPGA and PC, is used for data processing and system control. An interface for configuring and controlling the system is given via an Ethernet communication interface to other IT systems.

The FPGA part of the ZYNQ implements the interface for digital data transmission to the function modules in the form of a QSPI master. Communications speeds > 10 MB/s are achieved through four parallel data lines. Several slave select signals enable the targeted addressing of individual modules. In addition, clock and trigger signals are generated in the FPGA part to synchronise the function modules.

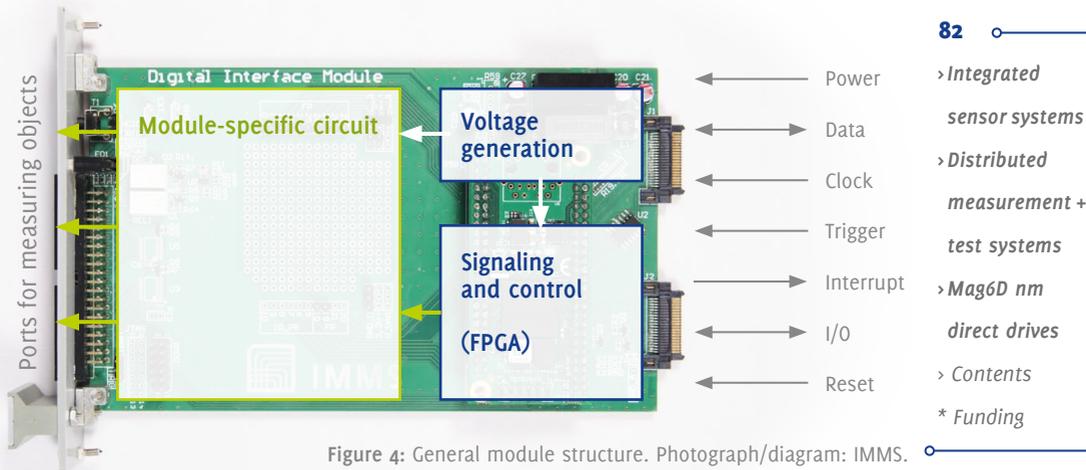


Figure 4: General module structure. Photograph/diagram: IMMS.

Functional modules

The functional modules of the AMS ASIC Scope provide the system with its actual functionality by enabling inputs and/or outputs of digital and analogue signals.

A consistent structure of hardware and FPGA designs of modules standardises the digital connection to the main module and the module control within the test system. This minimises development effort, as large parts of hardware, FPGA design and software can be reused. The fundamental hardware design of all modules follows a uniform structure, see figure 4.

Voltage generation

Starting from a 24 V DC input, all module-specific voltages are generated. A 3.3 V regulator is always present. It provides the voltage for the FPGA. Depending on the functional circuit, one or more additional voltage regulators are required.

Signaling and control

A logic component in the form of an FPGA represents the connection to the backplane and thus to the main module. With this digital connection, measurement sequences and results are exchanged with the main module. The digital control of circuits, which take place for conversion from analogue to digital and vice versa, is controlled from this SOM. A timing synchronisation to the measurement sequence of several modules is done by synchronisation lines from the main module via the backplane.

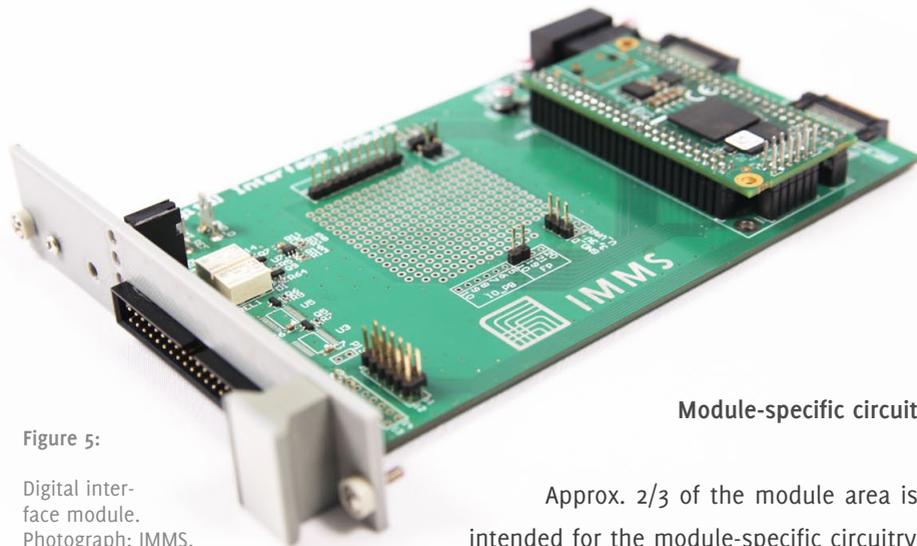


Figure 5:

Digital interface module.
 Photograph: IMMS.

Module-specific circuit

Approx. $\frac{2}{3}$ of the module area is intended for the module-specific circuitry.

The actual circuitry for stimuli and observers is provided in this area. This contains the analogue circuit plus the conversion of the signals between the analogue section and the digital data of the FPGA.

Digital-I/O with level-shift input/output

This module was created to generate and record digital signals. This allows a module implementation that is highly versatile in terms of digital signal generation and recording:

- Generation of predefined sequences of digital signals (pattern generator)
- Recording of digital signal sequences (logic analyser)
- Generation of standardised bus signals (e.g. I²C, SPU, USART) for digital data transfer with circuits

The module has 16 digital channels, which can be freely configured according to the respective application. In addition, the high-level voltage of the digital signals can be defined. This is done either by an external voltage reference signal or alternatively by a digital-to-analogue converter on the module, which is controlled by the FPGA. The logic voltage can be configured in the range of 1.2 V to 5.5V.

In addition, there is a development area on the module that allows setups for debugging the system itself as well as developing circuit components for new modules.

Figure 6:

PMU module.
 Photograph: IMMS.



PMU module

The goal of the PMU module (parametric measurement unit) is to generate and measure voltages and currents. As a four-quadrant source, this module can also be used as an electronic load.

The module contains four SOMs with PMU ICs. One of these PMU channels allows the generation of voltages and currents with optional constraining of the complementary parameter. The measurement of the voltages and currents is realised by built-in measurement amplifiers and ADCs. Other features of these SOMs are:

- Voltage
 - . Range = -11 V to $+11\text{ V}$
 - . DAC – accuracy 16 BIT $\hat{c} \pm 10\text{mV}$
 - . ADC – 24-bit resolution ($\pm 10\ \mu\text{V}$)
- Current
 - . 5 selectable current ranges ($\pm 5\ \mu\text{A}$ to $\pm 50\ \text{mA}$)
 - . Range = $-50\ \text{mA}$ to $+50\ \text{mA}$
 - . Accuracy depending on current range $\pm 2.5\ \text{nA}$ ($5\ \mu\text{A}$ range) to $\pm 0.5\ \text{mA}$ ($50\ \text{mA}$ range)
- Channels configurable as four-quadrant sources and sinks with options for limiting current and voltage

In total, a PMU module contains 16 channels, which can be individually configured according to the above-mentioned characteristics. This AMS ASIC scope module is therefore ideally suited as an analogue module for applying sources or sinks from the simulation environment to a real IC tests.

Measuring the current consumption of a digital circuit often turns out to be a serious challenge because different operating modes usually represent very large differences in power consumption. Depending on the type of circuit, it is also rarely possible to put ICs into static operational states with constant power consumption over time.

The aim of the power supply module is to solve these challenges by measuring the current consumption of a DUT over a very large measuring range. However, the operating voltage of the measured object must not be influenced by the current measurement. With this module, it is possible to record and digitise the current consumption of circuits in different states.

Two different methods for current-voltage conversion were researched and characterised for this module. This resulted in two analogue measuring adapters with different methods for amplifying the current for measurement.

A logarithmic measurement amplifier enables digitalisation of current consumption with very high dynamics without the need for range switching. Artefacts caused by switching times between measuring ranges can thus be completely avoided, because logarithmic amplification with subsequent digitisation does not require range switching.

A linear conversion with several measuring ranges avoids additional inaccuracies that occur due to non-linear effects. However, all ranges must always be digitised, since the valid measuring range of the current measurement is only obtained after digital conversion. Switching the analogue measuring ranges is also not necessary in this circuit concept.

The module allows a measuring range of 10 nA to 10 mA with a sampling rate of up to 10 MS/s with the created measuring amplification. The various measurement units can be placed very close to the test object to reduce unwanted influences.

Figure 7:



Power supply module.

Photograph: IMMS.

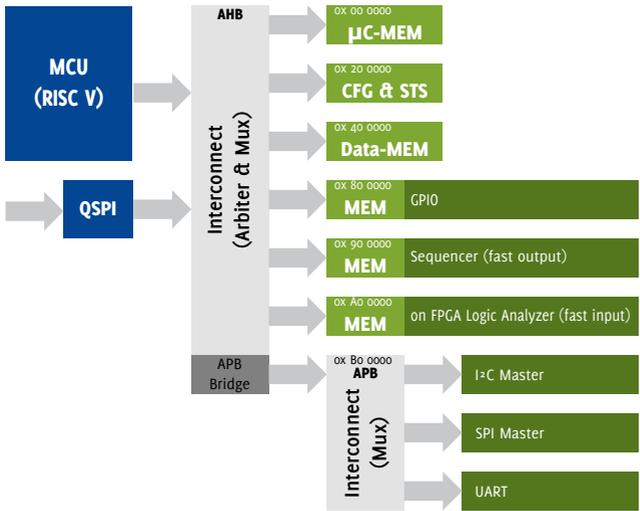


Figure 8:
FPGA structure.
Diagram: IMMS.

FPGA concept

A uniform FPGA design with a modular structure is to unify the different modules at the level of the hardware description language. The implemented design has similarities to a microcontroller design and implements an address-based bus system (AHB = advanced high-performance bus) in the same way.

On the master side of the bus there is a microcontroller core and a protocol converter for external access from the main module of the AMS ASIC Scope. These bus masters have access to memory areas, configuration registers and other module-specific components.

The protocol converter is a QSPI slave to AHB master converter. It provides direct bus access to slave components of the AHB. For example, the microcontroller's programme memory or measurement sequences and results can be transmitted via this.

The microcontroller receives its programming via a defined memory area, which is accessible from the AHB. It can operate the functions by accessing the registers of slave components and, in this way, carries out a measurement sequence that has been assigned to the module.

In addition to the predefined memory areas, the following components are available as bus slave components:

- GPIO registers
 - . direct control of GPIO pins (General Purpose Input / Output)
 - . Control of parallel interfaces
- Serial communications protocols (SPI, UART, I²C, ...)
- Sequencer for fast GPIO interactions
- Timer for synchronisation by signalling from main module
- Logic analyser for fast logging of digital inputs

Summary and Outlook

In the KI-EDA project, a novel and modular test system was developed that will support the development of new ASICs in the future by applying simulations and tests from the design environment to real circuits. The hardware developed implements this concept through a modular system with a main controller for controlling various modules for specific tasks. Their combination results in a setup that is specifically configured for the respective application. This fulfils the requirements for tests and enables the coverage of most test cases on the real circuit by:

- Generation and recording of digital signals
- Digital communications via serial bus systems
- Analogue power supply with measurement of the supply current (up to 10mA at 10MS/s)
- Four-quadrant sources with up to ± 10 V and ± 50 mA with measurement of current and voltage

During the KI-EDA project, the entire hardware of the AMS ASIC Scope was designed, developed and built. In addition, a modular hardware design for the logic components of the modules (FPGAs) was created. The further development of the AMS ASIC Scope in the follow-up project HoLoDEC will include the software implementation to realise the goal of “a testbench, but in hardware”.

Contact person: Tom Reinhold, M.Sc., tom.reinhold@imms.de

The KI-EDA project is funded by the Federal Ministry of Education and Research within the framework of the programme “Micro electronics for Industry 4.0 (Elektronik I4.0)” under the consortium number es2eli4001, IMMS under the reference 16ME0010.



SPONSORED BY THE

Federal Ministry
of Education
and Research

> *Integrated
sensor systems*

> *Distributed
measurement +
test systems*

> *Mag6D nm
direct drives*

> *Contents*

* *Funding*

www.imms.de/
ki-eda

www.imms.de/
modtest



Testbench in Hardware: AMS ASIC Scope zur Validierung KI-basierter Simulationsmethoden im Chip-Entwurf

Abbildung 1: Am IMMS entwickeltes AMS ASIC Scope mit Einschubmodulen. Die Analog-Mixed-Signal-Testplattform (AMS) für anwendungsspezifische integrierte Schaltungen (ASICs) ist der Kern einer neuartigen Validierungsumgebung, die analoge und digitale Parameter erzeugen und messen kann. Foto: IMMS.

Hardware-Testbench zum Chip-Entwurf: Motivation und Überblick

Für den Entwurf komplexer Schaltungen entwickelt IMMS KI-basierte Methoden

Mikroelektronische Systeme aus analogen und digitalen Komponenten erfassen, verstärken, digitalisieren und übertragen elektrische, mechanische, optische, chemische oder biologische Parameter. Sie ermöglichen somit unterschiedlichste Anwendungen, wie z.B. neuartige intelligente, autonome Produktionssysteme oder Sensorsysteme für die In-vitro-Diagnostik. Der Entwurf solcher integrierten Mixed-Signal-Schaltungen wird immer komplexer, da für neue Anwendungen immer mehr oder immer präzisere Analogkomponenten auf einem Chip vereint werden müssen. Designfehler sind so gut es geht zu vermeiden, bevor ein Entwurf in die zeit- und kostenintensive Halbleiterproduktion übergeben wird.

Das IMMS forscht daher an verschiedenen Methoden zur KI-basierten Entwurfs- und Testautomatisierung, um den Entwicklungsprozess von integrierten Sensorsystemen sicherer und kostengünstiger zu machen. Beispielsweise werden mithilfe von KI effiziente Simulationsmodelle erstellt, die das Verhalten der Schaltung deutlich besser abbilden als herkömmlichen Methoden und somit Korrekturen und Optimierungen am Entwurf vor der Fertigung ermöglichen. Mit neuronalen Netzen werden z.B. sehr effektiv nichtfunktionale Eigenschaften in bereits vorhandene Ver-

[www.imms.de/
aidesigntest](http://www.imms.de/aidesigntest)

Jahresbericht

© IMMS 2022

haltensmodelle integriert, die somit Bestandteil der Software-basierten Simulationsumgebung, der Testbench, werden. Sie erhöhen die Designsicherheit bereits sehr effektiv.

Rückkopplung vom Test zur Simulation: neue Plattform zur Fehleranalyse und -vermeidung

Trotz alledem werden nach der Herstellung der Chips bei deren Test und Charakterisierung Fehler gefunden, deren Ursachen z.T. schwer zu ermitteln sind. Denn die softwarebasierte Simulation und die hardwarebasierte Charakterisierung lassen sich derzeit meist nur manuell koppeln. Der Grund dafür ist, dass die Datenformate inkompatibel sind und somit das reale Schaltungsverhalten wegen seiner hohen Komplexität nur mit viel Aufwand simulativ abgebildet werden kann.

Um Fehler im Entwurf durch Simulationen noch besser verhindern zu können, müssen die Simulationsmethoden bezüglich ihrer Anwendbarkeit validiert und optimiert werden. Zu diesem Zweck hat das IMMS das AMS ASIC Scope entwickelt, eine Analog-Mixed-Signal-Testplattform (AMS) für anwendungsspezifische integrierte Schaltungen (ASIC). Es ist der Kern einer neuartigen Validierungsumgebung, die analoge und digitale Parameter erzeugen und messen kann. Ein modularer Ansatz ermöglicht eine auf den ASIC zugeschnittene Konfiguration. Die Messumgebung spiegelt mit physischen Teststrukturen die Anforderungen und Parameter der simulativen Testbench aus der Design-Software wider. Die neue Plattform ermöglicht so nicht nur automatisierte Testabläufe auf realen Schaltkreisen, sondern eine gemeinsame Beschreibung von Testfällen und Parametervariationen, also eine Rückkopplung von Simulation und Test. Die Ergebnisse dieser Tests sind vergleichbar mit Simulations- und Testdaten aus der Designumgebung. Sie können daher genutzt werden, Modelle aus dem Design zu validieren und zu verbessern. Bei auftretenden Schwachstellen wird die Suche nach der Ursache vereinfacht, indem Simulationsdaten und Messergebnisse direkt vergleichbar sind.

Testbench in Hardware für Verbesserungen in Test und Design

Mit dem „AMS ASIC Scope“ werden sich Simulationen und Tests aus der Designumgebung für die meisten Testfälle auf realen Schaltkreisen anwenden lassen. Die entwickelte Hardware implementiert dieses Konzept durch ein Modulsystem mit einer Haupteinheit zur Ansteuerung verschiedener modularer Einzelkarten für einzelne spezifische Aufgaben. Das System soll zukünftig die Entwicklung neuer ASICs unterstützen.

> Integrierte

Sensorsysteme

> Intelligente ver-
netzte Mess- u.

Testsysteme

> Mag6D-nm-

Direktantriebe

> Inhalt

* Förderung

www.imms.de/

modtest

www.imms.de/

asic

Jahresbericht

© IMMS 2022

Die Kompatibilität von Simulation und realer Messung, die das Testsystem mit sich bringt, bietet große Vorteile sowohl im Test als auch im Design:

- Testentwicklung stark vereinfacht, da Simulationsstimuli verwendbar
- Evaluierung der Modelle aus Entwicklungsumgebung durch direkte Vergleichbarkeit
- Fehler-Identifikation wird vereinfacht, Abweichungen zwischen Simulation und Test können wieder in die Entwurfsumgebung zurückgeführt werden

Anforderungen

Um mit dem AMS ASIC Scope lernende Algorithmen im Simulations- und Charakterisierungskontext einsetzen zu können, werden verschiedene Anforderungen an die Datenerfassung und -speicherung in beiden Fällen erfüllt. Die Datensätze werden unter gleichen Bedingungen erfasst und in kompatiblen Formaten gespeichert. Messsystem und Simulationsumgebung weisen somit identische Schnittstellen und Datenstrukturen auf.

Für die Vergleichbarkeit von Ergebnissen zwischen Entwicklungs- und physischer Umgebung erfüllt das AMS ASIC Scope folgende Anforderungen:

- Generierung und Messung analoger Spannungen und Ströme
- Eingabe und Ausgabe digitaler Signale
- Lesen und Schreiben von Daten über digitale Kommunikationsprotokolle
- hohe Timing-Genauigkeit
 - . parallele Ablaufsteuerung / testspezifische Programmierung jedes Moduls
 - . Modulsynchronisation
 - . keine Timing-Verzögerungen durch das Betriebssystem
- schnelle Datenverbindung zwischen Steuereinheit und Modulen (>10 MBit/s)

Konzept der Plattform

Um die Anforderungen bezüglich der Schaltkreis- und Simulationsparameter zu erfüllen, sind schaltkreisspezifische Spannungen und Ströme bereitzustellen und Signalisierungen zu erzeugen, die Funktionen aktivieren. Die zu untersuchenden Werte können digital und analog vom Testobjekt ausgegeben und gemessen werden. Hierfür hat das IMMS eine flexibel konfigurierbare Test-Plattform mit analogen und digitalen Ein- und Ausgabefunktionen (AMS) entwickelt.

Das Verhalten des ASIC wird gleichzeitig durch Stimulierung mit Eingangssignalen und die Beobachtung seiner Ausgangssignale bewertet. Diese Messung stellt das Äquivalent zur Verhaltensbeschreibung einer Testbench dar. Mit diesem Vorgehen

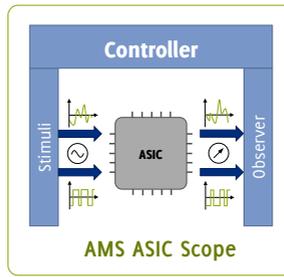
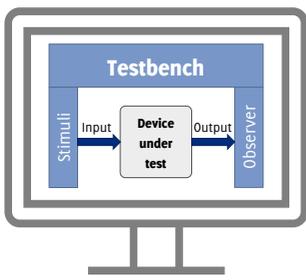


Abbildung 2:

Schema zur Kompatibilität zwischen AMS ASIC Scope und Testbench.

Grafik: IMMS.

können Tests vergleichbar zur Simulation in Hardware nachgebildet werden. Dafür ist es notwendig, einen Schaltkreis sowohl mit analogen als auch digitalen Signalen zu stimulieren.

Das entwickelte AMS ASIC Scope erfüllt diese Funktionen durch einen modularen Ansatz. Eine für Schaltkreis und Test zugeschnittene Konfiguration ist so einfach realisierbar. Module des Messsystems sind somit austauschbar und an jeweilige Messanforderungen eines ASIC anpassbar. Eingebettet in einem Einschub-Tischgehäuse lassen sich die Module im Eurokarten-Format einfach und sicher montieren. Gesteuert werden die Komponenten des Messsystems über ein Main-Modul. Dieses lässt sich für die Ansteuerung des Messsystems per Netzwerkkabel mit einem PC koppeln, vgl. Abbildung 1.

Die elektrische Verbindung zu den Modulen des Systems wird über eine passive Backplane geschaffen. Diese Trägerplatine mit Steckverbindern für die Einschubbaugruppen bietet Leitungen für Daten, Signalisierung und Strom. Alle Module werden mit einer Festspannung (24V) betrieben. Spezifische Spannungen für die Schaltung der Module werden je Modul lokal erzeugt.

Eine parallele Ablaufsteuerung wird durch programmierbare Logikbausteine (FPGAs) auf den Modulen realisiert. Diese bekommen ihre modulspezifischen Messabläufe vom Main-Modul mitgeteilt und können über vorhandene Signalisierungsleitungen miteinander synchronisiert werden. Nach einem Messdurchlauf werden Messergebnisse vom Main-Modul zurückgelesen. Jedes Modul kann somit speziell für eine Messaufgabe zugeschnitten werden. Folgende Modulimplementierungen sind hierfür u.a. möglich:

- Digitalkarte
- Analog-Karte
- Oszilloskop-Funktion
- AWG (Arbitrary Waveform Generator) Funktion
- Stromversorgung mit hoch-dynamischer Messfunktion
- Source-Measurement-Funktionalität

Abbildung 3:
Hauptmodul.
Foto: IMMS.



Komponenten der Plattform

Hauptmodul

Dieses Modul ist ein fester Bestandteil und die zentrale Komponente zur Versorgung und Ansteuerung des Messsystems.

Eine Recheneinheit bietet ein Interface zur Kontrolle der Messplattform und mit ihr werden für einen Test einzelne Messabläufe für die Funktionsmodule erstellt. Während eines Tests ist das Main-Modul für die zeitliche Synchronisierung der Module verantwortlich. Anschließend werden Ergebnisse von Modulen gesammelt und aufbereitet.

Die Spannungsversorgung des AMS ASIC Scope erfolgt mit einem 24-V-Netzteil über einen Anschluss am Hauptmodul. Filter und Sicherung auf dem Main-Modul dienen als Schutz vor der Beschädigung weiterer Systemkomponenten bei Verpolung, Kurzschluss und weiterer Störeinflüsse.

Für die Datenverarbeitung und Systemansteuerung dient ein System on Module (SOM) in Form eines ZYNQ-Controllers, welcher FPGA und PC vereint. Per Ethernet-Kommunikationsschnittstelle zu anderen IT-Systemen wird ein Interface zum Konfigurieren Ansteuern des Systems bereitgestellt.

Der FPGA-Teil des ZYNQ implementiert die Schnittstelle für die digitale Datenübertragung zu den Funktionsmodulen in Form eines QSPI-Masters. Durch vier parallele Datenleitungen werden Kommunikationsgeschwindigkeiten > 10MB/s erreicht. Mehrere Slave-Select-Signale ermöglichen die gezielte Adressierung einzelner Funktionsmodule. Zusätzlich werden im FPGA-Teil Clock- und Trigger-Signale zur Synchronisierung der Funktionsmodule erzeugt.

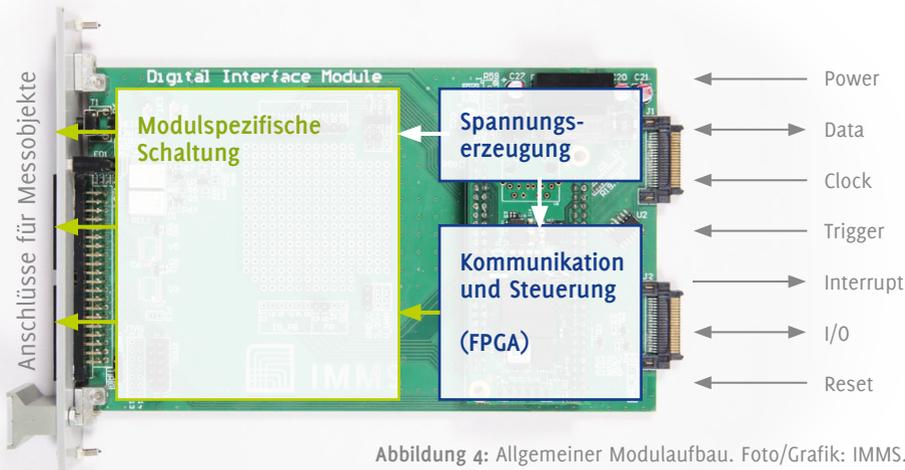


Abbildung 4: Allgemeiner Modulaufbau. Foto/Grafik: IMMS.

- > Integrierte Sensorsysteme
- > Intelligente vernetzte Mess- u. Testsysteme
- > Mag6D-nm-Direktantriebe
- > Inhalt
- * Förderung

Funktionsmodule

Die Funktionsmodule des AMS ASIC Scope ermöglichen dem System erst die eigentliche Funktionalität, indem Ein- und/oder Ausgaben digitaler und analoger Signale ermöglicht werden.

Eine einheitliche Struktur von Hardware und FPGA-Designs der Module standardisiert innerhalb des Testsystems die digitale Anbindung zum Main-Modul und die Modulansteuerung. Eine Minimierung des Entwicklungsaufwandes wird so erreicht, da große Teile der Hardware, des FPGA-Designs und der Software wiederverwendet werden können. Der grundsätzliche Hardwareaufbau aller Module folgt einer einheitlichen Struktur:

Spannungserzeugung

Ausgehend von einem 24V-Gleichspannungseingang werden alle modulspezifischen Spannungen erzeugt. Immer vorhanden ist ein 3,3V-Regler, welcher die Spannung für das FPGA bereitstellt. Je nach Funktionsschaltung werden ein oder mehrere weitere Spannungsregler benötigt.

Kommunikation und Steuerung

Ein Logikbauelement in Form eines FPGA stellt die Verbindung zur Backplane und damit zum Hauptmodul dar. Mit dieser digitalen Verbindung werden Programmabläufe (Messabläufe) und Ergebnisse mit dem Main-Modul ausgetauscht. Die digitale Ansteuerung von Schaltkreisen, welche zur Wandlung von analog auf digital und umgekehrt stattfinden, wird von diesem SOM aus kontrolliert.

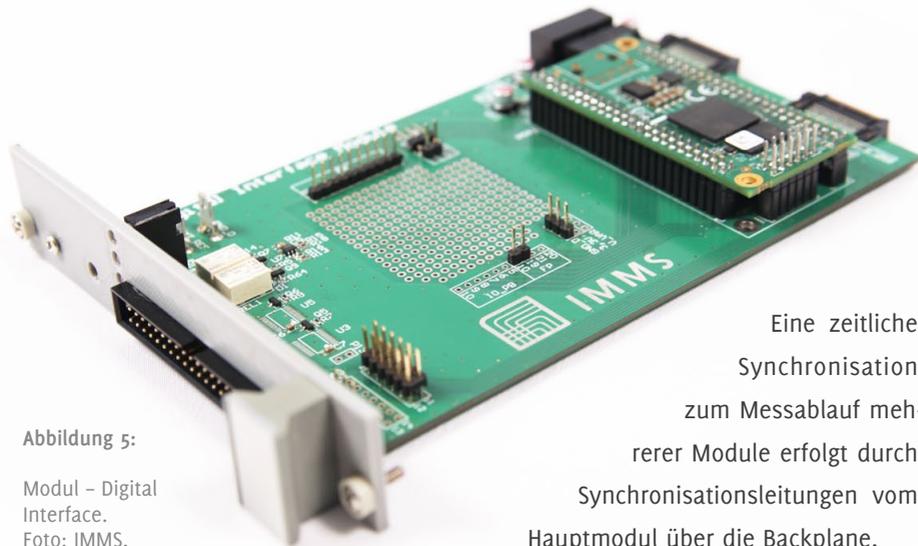


Abbildung 5:

Modul – Digital
Interface.

Foto: IMMS.

Eine zeitliche
Synchronisation
zum Messablauf mehrerer
Module erfolgt durch
Synchronisationsleitungen vom
Hauptmodul über die Backplane.

Modulspezifische Schaltung

Ca. 2/3 der Modulfläche ist für die modulspezifische Schaltung ausgelegt. In diesem Bereich ist die eigentliche Schaltung für Stimuli und Observer vorgesehen. Diese beinhaltet die analoge Schaltung sowie die Wandlung der Signale zwischen dem analogem Bereich und den digitalen Daten des FPGA.

Digital-IO mit Level-Shift Input/Output

Dieses Modul wurde erstellt, um digitale Signale zu erzeugen und aufzunehmen. Das erlaubt eine Modulimplementierung, welche im Hinblick auf die digitale Signal-erzeugung und -aufnahme vielseitig einsetzbar ist:

- Erzeugung vordefinierter Abläufe digitaler Signale (Pattern Generator)
- Aufnahme digitaler Signalabläufe (Logik Analyzer)
- Erzeugung standardisierter Bus-Signale (z.B. I²C, SPU, USART) zur digitalen Kommunikation mit Schaltkreisen

Das Modul verfügt über 16 Digitalkanäle, welche frei entsprechend der jeweiligen Anwendung konfiguriert werden können. Zusätzlich kann die High-Level-Spannung der Digitalsignale definiert werden. Das geschieht entweder über ein externes Spannungs-Referenz-Signal oder alternativ durch einen Digital-Analog-Converter auf dem Modul, der vom FPGA gesteuert wird. Die Logik-Spannung kann damit im Bereich von 1,2 V bis 5,5 V konfiguriert werden.

Abbildung 6:

Modul PMU.
Foto: IMMS.



Zusätzlich befindet sich auf dem Modul ein Entwicklungsbereich, der Aufbauten zum Debuggen des Systems selbst sowie die Entwicklung von Schaltungskomponenten für neue Module ermöglicht.

84

> Integrierte Sensorsysteme
> Intelligente vernetzte Mess- u. Testsysteme
> Mag6D-nm-Direktantriebe
> Inhalt
* Förderung

PMU-Modul (Parametric Measurement Unit)

Ziel des PMU-Moduls (Parametric Measurement Unit) ist die Erzeugung und Messung von Spannungen und Strömen. Als Vier-Quadranten-Quelle kann dieses Modul auch als elektronische Last eingesetzt werden.

Das Modul beinhaltet vier SOMs mit PMU-ICs. Einer dieser PMU-Kanäle ermöglicht die Erzeugung von Spannungen und Strömen mit optionaler Begrenzung der kompletären Größe. Die Messung der Spannungen und Ströme wird durch integrierte Messverstärker und ADC realisiert. Weitere Eigenschaften dieser SOMs sind:

- Spannung
 - . Bereich = -11 V bis $+11\text{ V}$
 - . DAC – Genauigkeit 16 BIT $\hat{=} \pm 10\text{ mV}$
 - . ADC – 24-Bit Auflösung ($\pm 10\text{ }\mu\text{V}$)
- Strom
 - . 5 selektierbare Strombereiche ($\pm 5\text{ }\mu\text{A}$ bis $\pm 50\text{ mA}$)
 - . Bereich = -50 mA bis $+50\text{ mA}$
 - . Genauigkeit je nach Strombereich $\pm 2,5\text{ nA}$ ($5\text{ }\mu\text{A}$ -Bereich) bis $\pm 0,5\text{ mA}$ (50 mA Bereich)
- Kanäle konfigurierbar als Vier-Quadranten-Quellen und -Senken mit Möglichkeiten zur Begrenzung von Strom und Spannung

Insgesamt beinhaltet ein PMU-Modul 16 Kanäle, welche individuell nach den genannten Eigenschaften konfiguriert werden können. Dieses AMS-ASIC-Scope-Modul eignet sich somit hervorragend als Analog-Baustein, um Quellen oder Senken aus der Simulationsumgebung auf reale IC-Tests anzuwenden.

Power-Supply Module

Die Messung der Stromaufnahme eines digitalen Schaltkreises stellt sich häufig als große Herausforderung heraus, weil verschiedene Betriebsmodi meist sehr große Unterschiede in der Leistungsaufnahme darstellen. Je nach Art eines Schaltkreises ist es auch nur selten möglich, ICs in statische Betriebszustände mit zeitlich konstanter Leistungsaufnahme zu versetzen.

Ziel des Power-Supply-Moduls ist es, diese Herausforderungen zu lösen, indem über einem sehr großem Messbereich der zeitliche Verlauf der Stromaufnahme eines Messobjektes gemessen wird. Dabei darf jedoch die Betriebsspannung des Messobjektes nicht durch die Strommessung beeinflusst werden. Es soll mit diesem Modul möglich sein, die Stromaufnahme von Schaltkreisen bei verschiedenen Zuständen aufzunehmen und zu digitalisieren.

Es wurden für dieses Modul zwei verschiedene Verfahren für Strom-Spannungswandlung erforscht und charakterisiert. Dadurch entstanden zwei Analog-Messadapter mit verschiedenen Verfahren zur messtechnischen Verstärkung des Stroms:

Eine logarithmischer Messverstärker ermöglicht die Digitalisierung der Stromaufnahme mit sehr hoher Dynamik ohne den Bedarf für eine Bereichsumschaltung. Artefakte durch Umschaltzeiten zwischen Messbereichen können somit gänzlich vermieden werden, denn bei der logarithmischen Verstärkung mit anschließender Digitalisierung wird keine Bereichsumschaltung benötigt.

Eine lineare Wandlung mit mehreren Messbereichen vermeidet zusätzliche Ungenauigkeiten, welche durch nichtlineare Effekte auftreten. Jedoch müssen immer alle Bereiche digitalisiert werden, da erst nach der Digitalwandlung der valide Messbereich der Strommessung erfolgt. Eine Umschaltung der analogen Messbereiche ist auch in diesem Schaltungskonzept nicht notwendig.

Das Modul erlaubt mit der erstellten Messverstärkung einen Messbereich von 10 nA bis 10 mA bei einer Abtastrate von bis zu 10 MS/s. Die verschiedenen Messeinschübe können sehr nah am Testobjekt platziert werden, um Störeinflüsse zu verringern.

Abbildung 7:



Power Supply Module.

Foto: IMMS.

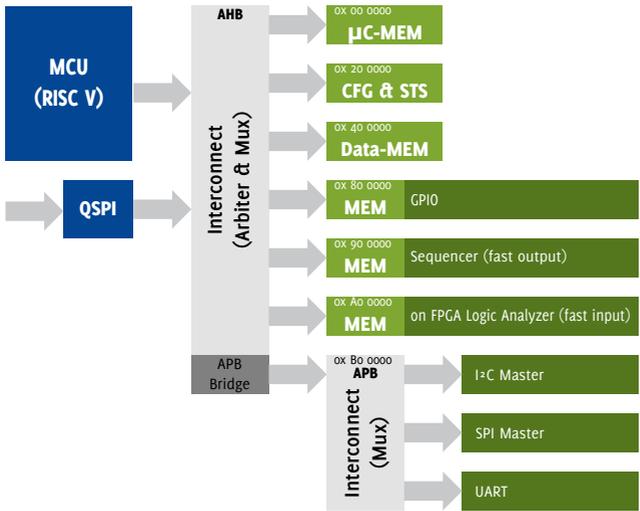


Abbildung 8:
FPGA-Struktur.
Grafik: IMMS.

FPGA-Konzept

Ein einheitliches FPGA-Design mit modularem Aufbau soll die verschiedenen Module auf Ebene der Hardwarebeschreibungssprache vereinen. Das implementierte Design weist Ähnlichkeiten zu einem Microcontroller-Design auf und implementiert auf gleiche Weise einen adressbasiertes Bus-System (AHB = Advanced High-performance Bus).

Auf der Master-Seite des Bus-Systems befindet sich ein Microcontroller-Kern und ein Protokollwandler für externen Zugriff vom Main-Module des AMS ASIC Scope. Diese Bus-Master haben Zugriff auf Speicher-Bereiche, Konfigurationsregister und weitere modulspezifische Komponenten.

Der Protokollwandler ist ein QSPI-Slave-auf-AHB-Master-Konverter. Dieser erlaubt einen direkten Bus-Zugriff auf Slave-Komponenten des AHB. Es können darüber beispielsweise der Programmspeicher für den Microcontroller oder Messabläufe und -ergebnisse übertragen werden.

Der Microcontroller erhält seine Programmierung über einen definierten Speicherbereich, welcher vom AHB zugänglich ist. Er kann durch Registerzugriffe auf andere-Slave Komponenten dessen Funktionen bedienen und führt auf diese Weise einen Messablauf durch, welcher dem Modul zugewiesen wurde.

Als Bus-Slave-Komponenten gibt es neben den vordefinierten Speicherbereichen folgende Bausteine:

- GPIO-Register
 - . direkte Kontrolle von GPIO-Pins (General Purpose Input / Output)
 - . Ansteuerung von Parallel-Interfaces
- serielle Kommunikationsprotokolle (SPI, UART, I²C, ...)
- Sequenzer für schnelle GPIO-Interaktionen
- Timer zur Synchronisation durch Signalisierung von Hauptmodul
- Logic Analyzer für ein schnelles Logging von digitaler Inputs

Zusammenfassung und Ausblick

Im Projekt KI-EDA wurde ein neuartiges und modulares Testsystem entwickelt, das zukünftig die Entwicklung neuer ASICs unterstützen wird, indem Simulationen und Tests aus der Designumgebung auch auf realen Schaltkreisen angewandt werden. Die entwickelte Hardware implementiert dieses Konzept durch ein Modulsystem mit einem Main-Modul zur Ansteuerung verschiedener modularer Einzelkarten für einzelne spezifische Aufgaben. Deren Kombination ergeben ein Setup, das für die jeweilige Anwendung speziell zugeschnitten ist. Damit werden die Anforderungen an Tests erfüllt und es ermöglicht die Abdeckung der meisten Testfälle am echten Schaltkreis durch:

- Erzeugung und Aufnahme digitaler Signale
- digitale Kommunikation über serielle Bussysteme
- analoge Spannungsversorgung mit Messung des Versorgungsstroms (bis 10 mA bei 10 MS/s)
- Vier-Quadranten Quellen mit bis zu ± 10 V und ± 50 mA mit Messung von Strom und Spannung

Im Laufe des Projektes KI-EDA wurde die gesamte Hardware des AMS ASIC Scope konzipiert, entwickelt und aufgebaut. Außerdem wurde ein modulares Hardwaredesign für die Logik-Komponenten der Module (FPGAs) erstellt. Die Weiterentwicklung des AMS ASIC Scope im Folgeprojekt HoLoDEC wird die Software-Implementierung beinhalten, um das Ziel „Die Testbench, aber in Hardware“ zu verwirklichen.

Kontakt: Tom Reinhold, M.Sc., tom.reinhold@imms.de

Das Projekt KI-EDA wurde vom Bundesministerium für Bildung und Forschung im Rahmen der Maßnahme „Mikroelektronik für Industrie 4.0 (Elektronik I4.0)“ unter der Verbundnummer eszeli4001 gefördert, das IMMS unter dem Kennzeichen 16ME0010.



GEFÖRDERT VOM

Bundesministerium
für Bildung
und Forschung