



4TPixel – ASIC Development for Radiography

Objectives

To improve both diagnostics and treatment options for patients, further development has been taking place for many decades in such imaging methods as radiography, computer tomography (CT) and magnetic resonance imaging (MRI). CMOS image sensors (CIS) have long been established in medical technology. They are semi-conductor structures which combine photo diodes and the electronics for signal processing onto one cheap and energy-efficient microelectronic device. Though at first CIS tended to suffer from limited photo sensitivity and high noise, they now facilitate low-noise and rapid image recording in professional applications. Research is continuing in order to reduce yet further the radiation exposure for patients being X-rayed: research into ever more sensitive sensors and ever more precise and speedy image processing in reliance on more powerful evaluation electronics.

Here the ASIC design of IMMS has contributed to a four transistor pixel (4TP) array demonstrator: in combination with a new pixel cell which has been developed from scratch by X-FAB Semiconductor Foundries AG, the Institute's readout circuit is to be used in the service of radiography, providing high-quality recordings of two-dimensional X-ray photographs with

IMMS developed a readout circuit for a novel pixel cell and provides low-noise high-quality recordings for X-ray photographs. Photograph: IMMS.

less noise. The 4TP image sensors developed in this way will, for instance, be capable of use in receiver modules for X-ray images for dental diagnostics or mammography.

The 4TP cell, sensitive to green light, contains a large area with high photodiode-sensitivity and four transistors for the low-noise readout. The integrated circuit components that have been developed by IMMS for these conditions will, together with the readout procedures implemented, make high-precision evaluation possible. They will, in addition, contribute to a wide dynamic range for the demonstrator because not only very weak photo signals but also any very strong ones which are registered will be capable of being processed.

The IMMS ASIC design in detail

IMMS developed models for the 4TP cells and included them in such a way in the simulation environment that the signal behaviour of the 4TP cells was as exactly represented as possible for the circuit design. Fig. 1 shows the schematic for one such cell.



IMMS

WE CONNECT IT TO THE REAL WORLD.

© IMMS GmbH. All rights reserved. Reproduction and publication only with express permission of IMMS GmbH.

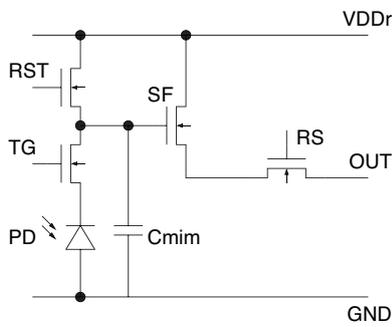


Fig. 1: Schematic of the 4T-P cell:
 . Transistors (RST, TG, SF, RS) for exact timing and low-noise readout
 . Photodiode (PD) as photosensitive area and a storage capacitance (C_{mim}) in parallel to this: for conversion of the light signal into an electrical signal and to store the generated charge carriers (electrons). Diagram: IMMS.

On the basis of the models, IMMS configured the circuit design for the demonstrator in such a way (cf. Fig. 2) that the properties of the pixel cell could be thoroughly tested both in the array and in its interaction with the readout circuit. For this purpose, the Institute implemented a digitally controlled readout and control logic system which is freely configurable via SPI. The logic system enables the user freely to define the timing and duration of cycles of operation to investigate any time-dependent effects on the quality of the array readout process. An additional advantage of the solution is that various control signal voltage levels and pixel array supply voltages can be set so as to influence and test the performance of the pixel.

The rolling shutter principle implemented means that the signal values from the pixel matrix are readout row by row, captured as appropriate to the switching operation, and then processed. At the end of the last row the two dimensional signal acquisition closes and the next imaging process begins.

The CDS (correlated double sampling) is the central principle of the IMMS circuit, adapted by the Institute to the pixel signal behaviour modelled. The CDS stage catches the dark voltage of the pixel in its first switching state: without pixel illumination. In a second switching cycle, after pixel illumination, the light signal is captured, subtracted from the dark signal and related to the system's own reference voltage. The circuit can fully exploit the dynamic range of the pixel. Also, this CDS technique effectively 'de-noises' the pixel cell. The whole analogue signal path as simulated achieves a dynamic range of 91 dB for input referred noise of $71 \mu V_{RMS}$ and an absolute signal error of less than 0.5%. The demonstrator can thus ensure the necessary image quality because of its excellent signal to noise ratio and the precise readout process. The ASIC as simulated consumes less than 70 mW in all, which makes it highly energy-efficient.

IMMS has developed the ASIC in such a way that it is possible to test individual circuit components in the analogue signal path and the digital part. The effect is

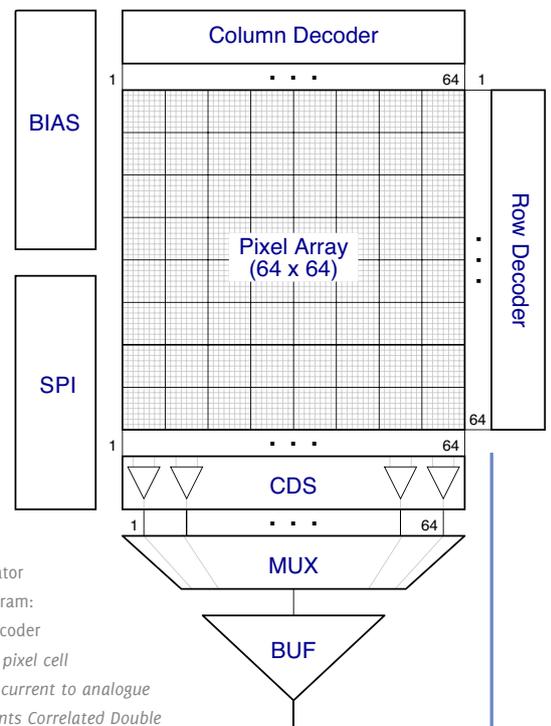


Fig. 2: Demonstrator block circuit diagram:
 . Row/column decoder to address each pixel cell
 . BIAS: to supply current to analogue circuit components Correlated Double Samplings (CDS) stage and Output buffer (BUF)
 . Multiplexer (MUX) to forward processed analogue pixel values from the CDS to the BUF sequentially. Diagram: IMMS.

that the influences exerted on the readout behaviour by the pixel itself and by the circuit can be distinguished from each other. In order also to minimise parasitics from and interferences conducted by the digitally induced switching operations, and to ensure that the CDS stage performs well, IMMS has done some further precision engineering on the layout of the ASIC.

Future prospects

The ASIC goes into production in the first quarter of 2015. While it is being characterised and tested, IMMS will be concentrating on the evaluation of the marginal conditions for timing and supply voltage, optimising these and investigating the sensitivity of various 4TP cell topologies. It will be possible to use the investigations in future research to undertake redesign and extend both functionality and complexity. It would be possible to employ the global shutter principle and to integrate analogue to digital signal conversion into the chip. That would provide a basis for further development of even higher-quality and even more reasonably priced CMOS image sensors with integrated processing electronics for radiographic purposes.

Contact person:

Alexander Hofmann, M.Sc.,
 alexander.hofmann@imms.de



4TPixel – ASIC-Entwicklung für Röntgenapplikationen

Motivation

Um die Diagnostik und damit die Behandlungsmöglichkeiten für Patienten zu verbessern, werden unter anderem bildgebende Verfahren, wie Röntgenaufnahmen, Computer- und Magnetresonanztomographie (MRT und CT), seit Jahrzehnten kontinuierlich weiterentwickelt. Längst haben CMOS-Bildsensoren Einzug in die Medizintechnik gehalten. Solche Halbleiterstrukturen vereinen Photodioden und Signalverarbeitungselektronik in einem einzigen energie- und kosteneffizienten Mikroelektronik-Chip. Mangelte es CMOS-Bildsensoren anfangs noch an hoher Lichtempfindlichkeit und geringem Rauschen, erlauben sie heute bereits für den professionellen Einsatz geeignete rauscharme und schnelle Bildaufnahmen. Um Radiologie-Patienten immer geringere Strahlenbelastungen zu ermöglichen, wird kontinuierlich an immer empfindlicheren Sensoren sowie an schnelleren und genaueren Bildverarbeitungsprozessen durch leistungsfähigere Auswerteelektronik geforscht.

Das IMMS hat mit seinem ASIC-Entwurf zu einem Vier-Transistor-Pixel-(4TP)-Array-Demonstrator beigetragen: Mit der von der X-FAB Semiconductor Foundries AG technologisch vollständig neuentwickelten Pixelzelle sollen künftig zusammen mit der Ausleseschaltung des Instituts rauschärmere und qualitativ hoch-

Mit dem vom IMMS entwickelten mikroelektronischen Chip sollen künftig hochauflösende Röntgenaufnahmen möglich werden. Foto: IMMS.

wertigere Aufnahmen zweidimensionaler Lichtbilder für Röntgenapplikationen angefertigt werden. Auf dieser Basis können beispielsweise 4TP-Bildsensoren entwickelt werden, die in Empfängermodulen für Röntgenbilder einsetzbar sind, z.B. im Dentalbereich oder für Mammographien.

Die für grünes Licht empfindliche 4TP-Zelle beinhaltet einen großen lichtempfindlichen Bereich und vier Transistoren für den rauscharmen Auslesevorgang. Die für diese Bedingungen vom IMMS entworfenen integrierten Schaltungsstrukturen und realisierten Ausleseprozesse ermöglichen eine hohe Genauigkeit in der Auswertung. Sie tragen darüber hinaus zu einem großen Dynamikbereich des Demonstrators bei, indem erfasste sehr schwache aber auch sehr starke Lichtsignale entsprechend verarbeitet werden.

Der ASIC-Entwurf des IMMS im Detail

Das IMMS hat für die 4TP-Zellen Modelle entwickelt und diese adäquat in die Simulationsumgebung eingebunden, um das Signalverhalten der neuen 4TP-Zellen für den Schaltungsentwurf so genau wie möglich abzubilden. In Abbildung 1 ist der Schaltplan einer solchen Zelle dargestellt.



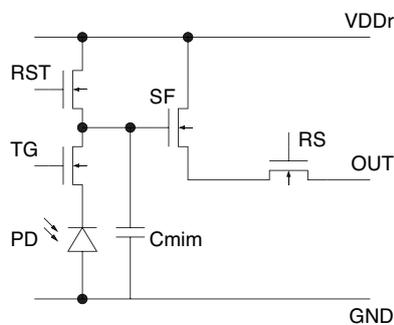


Abbildung 1: Schaltplan der Pixelzelle:
 . Transistoren (RST, TG, SF, RS): für
 exaktes Timing/rauschfreies Auslesen
 . lichtempfindliche Fläche als Photodiode
 (PD) und dazu parallel befindliche Kapazi-
 tät (C_{mim}): für die Wandlung des Lichtes
 in ein elektrisches Signal und dessen
 Speicherung. Grafik: IMMS.

Darauf aufbauend hat das IMMS den Demonstrator schaltungstechnisch so gestaltet (vgl. Abbildung 2), dass die Eigenschaften der Pixelzelle im Array sowie im Zusammenspiel mit der Ausleseschaltung ausführlich getestet werden können. Hierfür hat das Institut eine digitalgesteuerte, über eine SPI-Schnittstelle frei einstellbare Auslese- und Kontrolllogik implementiert. Diese ermöglicht es dem Anwender, Zeitpunkt und Dauer von Schaltzyklen beliebig zu definieren, um so zeitliche Einflüsse auf die Qualität des Array-Ausleseprozesses zu untersuchen. Mit dieser Lösung können zudem verschiedene Spannungslevel für Steuersignale und Pixel-Array-Versorgungsspannungen genutzt werden, um auch darüber die Pixel-Leistungsfähigkeit beeinflussen und testen zu können.

Die Signalwerte der Pixel-Matrix werden mit dem realisierten Rolling-Shutter Konzept zeilenweise ausgelesen, entsprechend der applizierten Schaltvorgänge erfasst und verarbeitet. Am Ende der letzten Zeile schließt die zweidimensionale Signalaufnahme ab und der nächste Bildausleseprozess beginnt von vorn.

Kern der IMMS-Schaltung ist das vom Institut an das modellierte Pixel-Signalverhalten angepasste Correlated-Double-Sampling(CDS)-Prinzip. Die CDS-Stufe erfasst in einem ersten Schaltzustand die Dunkelspannung des Pixels ohne Belichtung. In einem zweiten Schaltzyklus nach der Pixelbelichtung wird das Lichtsignal aufgenommen, mit dem Dunkelsignal verrechnet und auf die systemeigene Referenzspannung bezogen. Bei voller Ausnutzung des Pixeldynamikbereichs lässt sich im Zusammenspiel mit der 4TP-Struktur außerdem das Rauschverhalten der Pixelzelle und auch das der analogen Verarbeitungselektronik sowie ihre signalverfälschenden Offseteigenschaften eliminieren. Der komplette analoge simulierte Signalpfad erreicht dabei einen Dynamikbereich von 91 dB bei einem eingangsbezogenem Rauschen von $71 \mu V_{RMS}$ und einem absoluten Signalfehler von kleiner 0,5 %. Somit kann der Demonstrator durch ein sehr gutes Signal-Rauschverhältnis und einen genauen Ausleseprozess die geforderte Bildqualität gewährleisten. Insgesamt verbraucht der simulierte ASIC dabei im Durchschnitt weniger als 70 mW und ist damit sehr energiesparsam.

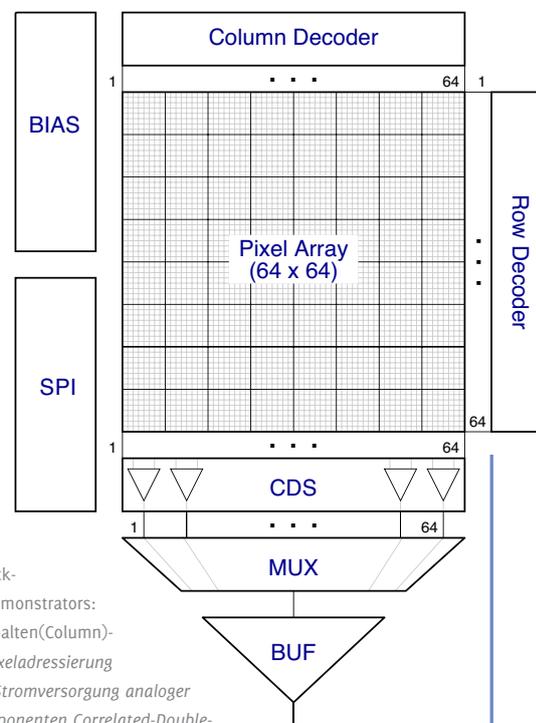


Abbildung 2: Block-
 schaltbild des Demonstrators:
 . Zeilen(Row)/Spalten(Column)-
 Decoder: zur Pixeladressierung
 . Bias-Zelle: zur Stromversorgung analoger
 Schaltungskomponenten Correlated-Double-
 Sampling(CDS)-Stufe und Ausgangsbuffer (BUF),
 . Multiplexer (MUX): sequenzielles Weiterleiten der
 verarbeiteten analogen Pixelwerte von CDS zu BUF. Grafik: IMMS.

Das IMMS hat den ASIC so entwickelt, dass einzelne Schaltungskomponenten des analogen Signalpfades und des Digitalteils getestet werden können. Damit ist es möglich, Einflüsse auf das Ausleseverhalten durch den Pixel selbst und durch die Schaltung voneinander unterscheiden zu können. Um zudem parasitäre Einflüsse und Störeinkopplungen durch digital induzierte Schaltvorgänge zu minimieren sowie die Leistungsfähigkeit der CDS-Stufe zu gewährleisten, hat das IMMS layoutbasierte Feinarbeiten am ASIC vorgenommen.

Ausblick

Im ersten Quartal 2015 geht der ASIC in die Produktion. Bei dessen Charakterisierung und Test wird das IMMS vor allem die Randbedingungen für Timing und Versorgungsspannung evaluieren und optimieren sowie die Empfindlichkeit unterschiedlicher 4TP-Zellen-Topologien untersuchen. Auf dieser Basis können bei künftigen Forschungsarbeiten Redesigns und Erweiterungen in Funktionalität und Komplexität vorgenommen werden. So ließe sich etwa das Global-Shutter-Prinzip realisieren und eine Signal-Digitalisierung in den Chip integrieren. Dies bildet die Grundlage zur Weiterentwicklung von qualitativ noch höherwertigeren und preiswerteren CMOS-Bildsensoren mit integrierter Verarbeitungselektronik für Röntgengeräteapplikationen.

Kontakt: Alexander Hofmann, M.Sc.,
 alexander.hofmann@imms.de